

KOREAN PATENT ABSTRACT(KR)

(11) Publication No. 1999-0072860

(43) Publication Date. 27.09.1999

(21) Application No. 1999-0005983

(22) Application Date. 23.02.1999

(51) IPC Code:

G02F 1/136

(54) TITLE OF THE INVENTION

LIQUID CRYSTAL DISPLAY SUBSTRATE, LIQUID CRYSTAL DISPLAY, AND
MANUFACTURING METHOD THEREOF

<Abstract>

The present invention relates to an active matrix liquid crystal display substrate in which a thin film transistor is used as a switching element, a liquid crystal display, and a manufacturing method thereof. Lines DS1, DS2, GS1, and GS2 for electrically coupling two or more neighboring data lines DL and gate lines GL are formed on a TFTSUB surface of a TFT substrate, and check terminals DTM and GTM of the data line DL and the gate line GL are formed along with an insulation layer PSV1 on the two or more data lines DL and the gate lines GL. Accordingly, a check error caused by a connection error between a check pin and the check terminal in a line disconnection check process is prevented.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6
G02F 1/136

(11) 공개번호 특1999-0072860
(43) 공개일자 1999년09월27일

(21) 출원번호 10-1999-0005983
(22) 출원일자 1999년02월23일

(30) 후속원주장 1998-401671998년02월23일일본(JP)

(71) 출원인 가부시게기아사 히다케 세이사쿠쇼 가나이 쓰도우
 일본국 도쿄도 지요다구 간다 스루가다이 4-6

(72) 발명자 니카요시 오시아키
 일본국 치바현 모비라시마치보13
 오노키쿠로
 일본국 치바현 모비라시마치보13

(74) 대리인 신증총
 임국순

설사항구 : 있음

(54) 액정표시기판, 액정표시장치 및 그 제조방법

요약

본 발명은, 박막트랜지스터 등을 소성형소자로서 배설한 엑티브드레즈방식의 액정표시기판, 액정표시장치 및 그 제조방법에 관한 것으로서, 배선의 단선검증장치에 있어서의 겸시침과 겸시단자와의 접촉불량에 의한 겸시불량의 발생을 억제하는 것을 목적으로 한 것이다. 그 해결수단으로서, TFT기판 TFTSUB면에, 인접하는 2개 이상의 데이터라인 DL 및 게이트라인 GL을 전기적으로 접속하는 바선 DS1, DS2, GS1, GS2를 형성하고, 데이터라인 DL 및 게이트라인 GL의 겸시단자 DTM, GTM을, 데이터라인 DL 및 게이트라인 GL의 2개 이상의 위에, 젠더박PSV1을 개재해서 배치하는 것을 유풍으로 한 것이다.

대본도

도 1

열세

도면의 간단한 설명

도 1(A)는 본 발명의 실시형태 1의 도해 인감시단자 DTM부의 데이터라인 DL을 획단하는 방향의 단연도(도 1(C)의 B1-B2절단선에 있어서의 단연도)도 1(B)는 게이트점시단자 GTM부의 게이트라인 GL을 획단하는 방향의 단연도(도 1(C)의 C1-C2절단선에 있어서의 단연도)도 1(C)는 기판절단전의 TFT기판 TFTSUB의 개재부연도도 2는 액정표시배설PNL의 오부단연도(도 3의 A1-A2절단선에 대해서는 단연도)도 3은 TFT기판 TFTSUB의 액정표시장치LC쪽에서운 단위회소의 그 주변영역의 방연폐면을 표시한 부교류연도도 4는 TFT기판 TFTSUB의 제조공정의 흐름을 1~5의 공정으로 정리한 순서도도 5는 도 4의 공정 1에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 6은 도 4의 공정 2에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 7은 도 4의 공정 3에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 8은 도 4의 공정 4에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 9은 도 4의 공정 4에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 10은 도 4의 공정 5에 있어서의, 도 3의 A1-A2절단선연도에 대해서는 단연도도 11(A)는 도 4의 공정 1에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 11(B)는 도 4의 공정 1에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 12(A)는 도 4의 공정 2에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 12(B)는 도 4의 공정 2에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 13(A)는 도 4의 공정 3에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 13(B)는 도 4의 공정 3에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 14(A)는 도 4의 공정 4에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 14(B)는 도 4의 공정 4에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 15(A)는 도 4의 공정 5에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 15(B)는 도 4의 공정 5에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 16(A)는 도 4의 공정 6에 있어서의, 도 1(C)의 B1-B2절단선연도에 대해서는 단연도도 16(B)는 도 4의 공정 6에 있어서의, 도 1(C)의 C1-C2절단선연도에 대해서는 단연도도 17(A)는 데이터라인 DL의 디스플레이공정을 설명하기 위한 도면도 17은 본 발명의 실시형태 2의 기판절단전의 TFT기판 TFTSUB의 개략 형면도, 데이터라인 DL부분만을 표시한 도면도 18은 본 발명의 실시형태 3의 FCA방식의 기판절단전의 TFT기판 TFTSUB의 개략 형면도, 데이터라인 DL부분만을 표시한 도면도 21은 본 발명의 실시형태 4의 FCA방식의 기판절단전의 TFT기판 TFTSUB의 개략 형면도, 데이터라인 DL부분만을 표시한 도면도 22는 본 발명이 적용가능한 FCA방식의 액정표시모듈의 풀헤시사이드도 23은 도 22의 액정표시모듈을 실장한 노트북형의 개인컴퓨터 또는 워드프로세서의 시지도 24는 액정표시기판의 단

신검시장치의 개요를 표시한 도면도 26는 도 24와 단신검시장치 등에 사용되는 검시프로보이레이의 개요를 표시한 도면도 26은 검시프로보이레이에 광학적 또는 전기적인 위치센서(Positioning Sensor)를 제거한 구성도 표시한 도면도 27은 시일체에 의해 맞물여진 TFT기판과 대향기판의 기판풀부분에 있어서의 구성과, 여기에 발생하는 기판균열을 설명하는 도면도 28은 액정표시기판에 형성되는 외투회로와의 접속단자의 구성도 표시한 도면도 29는 본 발명의 액정표시기판의 바리에이션 1에 의한 데이터선과 검시단자 및 박막트랜지스터의 구성을 표시한 도면도 30은 본 발명의 액정표시기판의 바리에이션 1에 의한 데이터선의 검시단자의 구성을 표시한 도면도 31은 면내스워팅형의 액정표시장치의 원면구성(기판면위·위로부터 본 구성)과 단면구성을 표시한 도면도 32는 본 발명의 액정표시기판의 바리에이션 4에 의한 면내스워팅형의 액정표시장치용 기판에 의한 적용율을 표시한 도면도 33은 본 발명의 액정표시기판의 바리에이션 4에 의한 페시브마트릭스형의 액정표시장치용 기판에 의한 적용율을 표시한 도면도 34는 본 발명의 액정표시기판의 바리에이션 4에 의한 페시브마트릭스형의 액정표시장치용 기판에 의한 적용율과 그 최소전극크기의 단면도를 표시한 도면도<도면>의 주요부분에 대한 부호의 실무구(SUB1: 무명 끌리기판DL1(3): 데이터라인PSV1: 보호막1(3): 보호막2(3): 페시브마트릭스: 드라이버판DS1: 게이트라인GTM1: 게이트드라이버판GTSUB: TFT기판DS1, DS2, DS3, GS1, GS2, GS3: 접촉부식DCL: 데이터라인공통단락부식GCL: 게이트라인공통단락부식DCT, GCT: 검사단자GCUT1, GCUT2, GCUT3, GCUT4: 절단신GSO: 표시영역

발명의 실세한 실명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은, 박막트랜지스터 등을 소위정소자로서 배설된 액티보에트록스방식의 액정표시기판, 액정표시장치 및 그 제조방법에 관한 것이다.

액티보에트록스방식의 액정표시장치는, 매토록스형상으로 배열된 복수의 회소전극의 각각에 대응해서 비선행소자(소위정소자)를 배설할 것이다. 각 회소에 있어서의 역정은 물리적으로는 실시구동(듀티비 1:0)되고 있으므로, 시문함구동방식을 채용하고 있는 소위 단순매토록스방식과 비교해서 액티보방식은 콘트리스트가 좋고, 특히 커버액정표시장치에서는 안정 기술로 평가되고 있다. 소위정소자로서 대표적인 것으로 박막트랜지스터(TFT)가 있다.

또한, 박막트랜지스터를 사용한 액티보에트록스방식의 액정표시장치는, 예를 들면 일본국 특개소 63-309921호 공보No. 「용장구성을 제작한 12.5형 액티보에트록스방식 커버액정디스플레이」, 낫케이일렉트로닉스, 193~210면이자, 1986년 12월 15일, 낫케이이마그트힐사발행원, 의해 일려져 있다.

액티보에트록스방식의 액정표시장치와 액정표시소자 또는 LCD라고도 호칭함)은, 예를 들면, 액정층을 개재해서 서로 대향해 치운 적으로 한쪽이 무일관·기판면, 다른 한쪽이 기판에의 액정층쪽의 면이, X방향으로 뻗어있고 또한 Y방향으로 범설험 복수개의 게이트라인인, 게이트소스영역, 게이트드라이버판, 페시브마트릭스, 페시브마트릭스와 같은 구조로 이루어져 있다. 각 회소에는 각 회소영역에 액티보에트록스방식의 회소전극이 형성되어, 이를 각 회소에 의해 뿐만 아니라 영역에 있어서, 단위회소영역에 구성되고, 이 각회소영역에 액티보에트록스방식의 회소전극이 각각 구비되어 있다. 상기한 X방향과 Y방향은, 액정층과 대향하는 기판면을 따라서 행과 또한 서로 교차하는 (나꾸어말하면, 행방이 아닌)판계에 있어서, 많은 경우, Y방향은 X방향에 대략 수직으로 교차하도록 정의되니, 저울설계의 요청에 의해, 교차각도는 적당히 변경할 수 있는 것이다. 또한, 본 발명에서 이후 기술하는 X방향, Y방향은, 특별히 언급이 없는 한 상기한 바와 같이 정의되는 것으로 한다.

이를 회소전극은, 게이트라인으로부터의 주시신호전압의 공급에 의해서 충돌되는 박막트랜지스터를 제제해서 데이터라인으로부터의 임상신호전압이 금곡회되고, 이에 의해, 대향하는 다른쪽의 기판에 형성된 공통회소전극과의 사이에 전계를 발생시키고 (세로전계방식의 경우), 이 전계에 의해서, 회소전극의 공통화소전극과의 사이에 개재된 액정층의 감투파를 변화시켜, 소정의 표시를 할하도록 되어 있다.

또, 이를 회소전극은, 데이터라인, 박막트랜지스터 및 회소전극 등은, 각각 다른 재료층을 포토리소그래피기술을 사용한 선택에 통반법에 의해서, 소정의 배선으로 형성하여, 순차적으로 적층함으로써 형성한다.

또한, 이와 같은 액정표시장치에 대해서는, 예를 들면 일본국 특개소 62-32651호 공보에 살펴보았던,

발명이 이루고자 하는 기술적 과제

그런데, 상기한 게이트라인, 데이터라인, 박막트랜지스터 등을 형성한 쪽의 기판(이하, TFT기판이라 부른다)의 제조에 있어서는, 게이트라인 및 데이터라인의 단선에 이르는 불량이 발생한다. 이 때문에, TFT기판의 제조공정중에, 전기저항을 측정함으로써 단선의 규모를 감지하여, 제품의 양호여부를 선별한다.

이 단선검사공정은, TFT기판위의 검시단자와, 이 검시단자의 간격에 및추어서 제작된 복수개의 검사침을 사용해서, 전체배선에 대해서 살펴본다.

이 단선검사시, 상기 게이트라인 또는 상기 데이터라인의 서로 연결하는 배선을 적행로 접속하고, 이를 배선의 단선검사를 통한 확인하는 기술이 일본국 특개행 01-124825호 공보니 일본국 특개행 02-1825호 공보에 개시되어 있다.

상기 일본국 특개원 01-124825호 공보 및 상기 일본국 특개원 02-1826호 공보의 어느쪽도, 단선검시후에 표로세스에 있어서의 청진기에 의한 게이트풀인파괴의 문제를 교시하고 있다. 이 대목으로서, 실시태양에 서로 차이는 있으나, 인접하는 2개의 게이트풀인, 인접하는 2개의 데이터포인트 및 게이트풀인의 일단부와 데이터포인트의 일단부를 ITO층의 막으로 단자시키는 구성을 개시한다. 그러나, 실제로는 상기 청진기에 의한 불충분성이에 해결해야 할 과제가 있었다. 그것은, 단선검시에 학격해야 할(예선 불량이 있는) TFT기판을, 예선불량을 찾으므로 잘못 판정하는 점이다.

단선검시때, 검시침과 검시단자와의 전기적접속이 니즈점검, 그 검시단자에 접속되는 라인(게이트리라인 또는 데이터리라인)을 불량으로 판정하고, 이 라인을 가진 TFT기판은 불량으로서 배제된다. 그 결과, 공급되는 TFT기판의 수에 대한 수율이 저하되는 것으로 된다. 이와 같은 접촉불량은, 주로, 검시침과 검시단자의 위치맞춤이 나쁜 경우에 발생한다. 특히, 기판의 위치정밀도를 확보하는 일은 곤란한 대중의 운리기판에 특수예로 TFT기판을 취하는 경우나, 검시단자의 간격이 좁은 고정밀의 액정표시장치에서는, 해결해야 할 과제로 되어 있었다.

또, 검시침이나 이것을 복수개 구비한 검사장치는, 제품의 정밀도에 맞추어서 제작하기 때문에, 동시에 복수개의 제품을 생산하기 위해서는, 이 종류에 따른 수의 검시침을 준비할 필요가 있다. 이것은, 점밀도가 높은 액정표시장치에 적합한 검시단자구조를 개시한 일본국 특개원 07-19920호를 보면 명확하다. 이 공보에 개시된 검시단자는, 상기 일본국 특개원 01-124825호 공보에 개시된 그것과 달라, 후자의 단선검시에 시용한 장치로 전자의 단선검사를 행할 수는 없다.

본 발명의 목적은, 배선의 단선검사공정에 있어서의 검시침과 검시단자와의 접촉불량에 의한 검시불량의 발생을 억제하는 것이다.

또, 본 발명의 다른 목적은, 동일한 검시침을 사용해서, 정밀도가 다른 복수종류의 제품의 검시를 가능하게 하는 것이다.

발명의 구성 및 작동

상기 과제를 해결하기 위하여, 본 발명은 액정을 구동시키는 전극과 이것에 전기신호를 공급하는 배선의 복수개를 상기 배선의 각각을 소정의 방향을 따라서 배열한 연결을 가진 기판에 있어서, 상기 배선의 하나로부터 이것을 닫는 접인막위로 블록 단자를 형성하고, 또한 이 단자를 상기 접인막위에서 상기 일단부에 인접하는 상기 배선의 모하니의 상부에 이르게 한다. 이 단자를 상기 일단부의 단선검시에 제공한다. 이 구조의 특징은, 상기 단자가 상기 배선의 하나로부터 상기 접인막으로 행을 으로써 발생하는 단자를 가진 것이다. 이것을 제 1구성이라 명명한다.

상기 제 1구성에 있어서, 상기 단자는 상기 기판의 최상포지에 제공되는 영역의 바깥쪽에 형성된다. 상기 제 1구성의 실시에 있어서, 상기 단자를 상기 배선의 복수개에 형성하면 좋다. 또, 상기 단자를 형성한 배선의 한쪽면에 배열되는 적어도 1개의 배선과 접촉할 접속해서 소위 배선구에 형성하면 좋다. 이 2개의 실시태양에 있어서, 상기 배선 또는 직렬 접속된 배선구의 일단부에 상기 단자를 형성하고, 편린부를 상기 배선과 마로 형성된 배선에 접속하여 된다. 또, 후자의 실시태양에서는, 직렬 접속된 배선의 블루부분(상기)에 상기 단자를 형성해도 좋다. 어느 쪽의 배선태양에 있어서도, 상기 단자는 이것이 형성되는 배선에 전기신호를 공급하는 다른단자와 대하여, 상기 최상포지에 제공되는 영역을 사이에 두고 대향으로 블록 배제하는 일이 우주된다. 어느 쪽의 실시태양에 있어서도 복수의 상기 단자가 기판상부에 존재한다. 이를 상기단자는 상기 복수의 배선의 배열에 맞추어서 배치하면 좋다. 그 이유로, 상기 배선이 상기 기판위에 아래이상으로 배치되는 화소(상기 액정을 구동시키는 전극의 박차에 의해 규정된다)의 대열에 대응하기 때문이다. 상기 단자와 형상에 의한 단선검시시의 검시프로브(상기한 검시침을 포함한 검시장치의 세부구조)의 위치맞춤에 대한 효과가 크다. 상기 배선을 가로지른 평행을 따라서 배열된 복수의 상기 단자는, 예를 들면 깃털자각자장치, 흑인접하는 단자의 위치를 반복하여 어긋나게해서 배치하면 좋다. 또, 후자의 실시태양에 주장되는 구성으로서는, 상기 배선의 긴쪽에 따라서 n개마다, 또는 n개와 m개의 본질적인 반복(n,m≥1) 또한 n*m에 따라서 단자를 형성해도 된다.

또한, 상기 제 1구성에 있어서의 배선의 정의는, 상기 액정을 구동시키는 전극에 직접 접속을 연가하는 배선뿐만 아니라, 액정보드와 터널스탯의 액정표시장치에 있어서의 스위치소자를 개재해서 간접적으로 접속을 연가하는 배선 및 이 스위치소자에 제어신호를 공급하는 배선, 상기 전극과 전위를 유지하는 물질을 제공하는 배선을 포함하는 것이다. 이를 기준이 다른 배선이, 기판상부에 인접해서 배치되었을 경우에 있어서도, 각별한 사정이 없는한 상기 제 1구성의 기판 및 이것을 사용한 액정표시장치의 실시를 방해하는 것은 아니다.

상기 과제를 앤티브로트릭스형의 액정표시장치에 대해서 해결하기 위한 본 발명의 액정표시기판은, 액정층을 개재해서 다른쪽의 기판과 서로 대향체枳하여 액정표시패널을 형성하는 기판의 면에, x방향으로 험여있고 또한 y방향으로 별설된 복수개의 게이트리라인과, 이 게이트리라인과 접안막을 개재해서 y방향으로 험여있고 또한 x방향으로 별설된 복수개의 데이터리라인과, 상기 게이트리라인을 개재해서 광급화 주사선에 대해서 소위 스위칭소자와, 이온원 스위칭소자와 개재해서 상기 데이터리라인으로부터의 영상신호를 공급하는 최소선극을 형성한 액정표시기판이다. 있어서, 상기 면위에, 인접하는 2개이상의 상기 데이터리라인 또는 게이트리라인을 겹가져서 험여하는 배선을 형성하고, 상기 데이터리라인 또는 게이트리라인의 겹선단자들, 상기 데이터리라인 또는 게이트리라인의 2개이상의 위에 제 2의 접안막을 개재해서 배치한 것을 특징으로 한다. 앞에 설명한 제 1구성에 대하여, 검시단자의 면적에 의해 단선검시시의 검시프로브의 위치 및 속도도 확보하는 구성에 특징이 있기때문에, 이 기판(액정표시기판)의 구성을 제 2구성이라 명명한다.

상기 제 2구성의 바탕적 핵심시대양의 하나는, 상기 배선을, 기판절단선의 바깥쪽의 해당 액정표시기판의 끝부분에 형성한 것을 특징으로 한다.

또, 본 발명의 액정표시장치는, 영상을 개재해서 서로 대향체枳된 1쌍의 기판중, 한쪽의 기판의 상기 액정층쪽의 면에, x방향으로 험여있고 또한 y방향으로 별설된 복수개의 게이트리라인과, 이 게이트리라인과 접안막을 개재해서 y방향으로 험여있고 또한 x방향으로 별설된 복수개의 데이터리라인과, 상기 게이트리라인을 제거해서 공급하는 주사선에 대해서 연계되는 스위칭소자와, 이 온

원 스위칭소자를 재제해서 삼기 데이터리인으로부터의 영상신호를 공급하는 최소전국을 협성화 액정표시페널을 가진 액정표시장치에 있어서, 삼기 면위에 협성한 삼기 데이터리인 또는 게이트리인의 검사단자기, 삼기 데이터리인 또는 게이트리인의 2개이상의 위에, 제 2의 절연막을 재제해서 배치되어 있는 것을 특징으로 한다.

또, 본 발명의 액정표시장치의 제조방법은, 액정층을 재제해서 서로 대합배치된 1층의 기판층, 한쪽의 기판의 삼기 면위를 포함하는 x방향으로 뺏어있고 또한 y방향으로 별설원 복수개의 게이트리인과, 이 게이트리인과 절연막을 재제해서 y방향으로 뺏어있고 또한 x방향으로 별설원 복수개의 데이터리인과, 삼기 게이트리인을 재제해서 글 공급하는 주시신호에 대해서 올리는 스위칭스자와, 이들원 스위칭소자를 재제해서 삼기 데이터리인으로부터의 영상신호를 공급하는 최소전국을 협성한 액정표시페널을 가진 액정표시장치의 제조방법에 있어서, 삼기 면위에, 인접하는 2개이상의 삼기 데이터리인 또는 게이트리인을 전기적으로 접속하는 배선을 협성하고, 삼기 데이터리인 또는 게이트리인의 검사단자를, 삼기 데이터리인 또는 게이트리인의 2개이상의 위에, 제 2의 절연막을 재제해서 협성하는 것을 특징으로 한다.

또, 삼기 배선을, 기판절단면의 바깥쪽의 삼기 한쪽의 기판의 끝부분에 협성하는 것을 특징으로 한다.

또, 삼기 데이터리인의 단신검시후, 삼기 한쪽의 기판을 절단하고, 삼기 배선을 절단하는 공정을 가진 것을 특징으로 한다. 이 공정은, 삼기 제 1구성을 기판을 사용하는 액정표시장치의 제조에 있어서도 실시하면 좋다.

삼기 한 기판(액정표시기판), 협정표시장치 및 그 제조방법에 있어서서 설명한 배선위에 협성되는 절연막 또는 제 2의 절연막(이후, 후자의 명칭으로 표기함)의 성격은, 다음과 같이 설명할 수 있다.

어느 쪽의 액정표시장치에 있어서도, 액정을 구동시키는 전극(이후, 삼기한 '최소전국'으로서 표현함)이 협성된 면을 가진 기판에는, 적어도 최소전국에 접선을 인가하기 위한 배선이 협성된다. 특히 최소전극이 이어지기 힘들므로 또한 치밀하게 배치되는 경우, 배선수도 이것에 따라서 증가하고, 이에 따라 삼기 기판면에 나타나는 단자(기판면 방향에 대한 기판두께방향의 변동)도 현저하게 된다. 한편, 액정층을 시용한 최상표시는, 이것이에 불과하게 데는 액정분자의 배향재어가 중요하며, 이것이에 전계를 인가하는 삼기 기판의 최상인(최소전극이 협성되는 쪽의 성장표면)에 있어서 액정분자를 소각의 방향으로 배향시키는 일의 요청된다. 이 요청에 대하여, 삼기한 단자와 액정층에 접속하는 배향막을 협성하는 면에 있어서 협화하지 않으면 안된다. 이 피제를 해결하기 위하여 협성되는 것이 삼기 제 2의 절연막이다. 그 특징은, 이것이 협성되는 제 2의 절연막의 밀비량이 존재하는 단자와, 그 성장표면(제 2의 절연막의 상면)에서 길소세 있는 것에 있으며, 투과형전자현미경에 의한 단면상에 의해 성장특성을 달리하는 다른 절연막이라고 판단할 수 있다.

삼기 제 2의 절연막과 비교해서, 스위칭소자(액정표시장치에 재제되는 경우, 통상 박막트랜지스터리버풀)를 최소마다 협성한 액티브에프리스형 액정표시장치에 대해서 협성되는 게이트절연막의 성격은 다음과 같이 설명될 수 있다.

스위칭소자에서 전계회피형 트랜지스터를 사용하는 경우, 액정을 구동하는 전극에 접선을 인가하는 경로의 적어도 한쪽을 외상 정도에 따라서 개폐하는 일이 필요해진다. 이 접선인가가 개폐되는 영역을, 통상 체널이라 호칭된다. 이 체널은, 비정질실리콘(a-Si)_x 표기됨) 또는 다결정실리콘(poly-Si)_x 표기됨)으로서 협성된다. 한편, 이 접선인가의 개폐를 제어하는 전극은, 통상 게이트라 호칭되며, 게이트(게이트절연막)를 재제해서 체널에 접선(게이트신호)을 인가하고, 여기를 통과하는 캐리어화물을 제어한다. 이 캐리어화물은 삼기 액정의 구동, 즉 배향을 지배한다. 액정표시장치에 표시되는 회상의 제조는 액정의 배향에 미루어지게 지체되기 때문에, 액정표시장치의 각각에 있어서 게이트신호에 따른 접선을 양쪽 체널이 없어 또한 확실히加以하는 것이 요청된다. 이 요청을 충족시킬려면, 게이트신호와 체널을 통과하는 캐리어화물의 관계를 결정하는 삼기 게이트절연막의 특성을 제어하는 일이 필요해진다.

이상 설명한 삼기 제 2의 절연막과 게이트절연막의 협성특성의 심이론, 예를 들면 막의 밀도에 나타난다(게이트절연막의 밀도를 제 2의 절연막보다 높아하는 일이 있다). 또, 게이트절연막과 삼기 체널을 연속시킨 공정에서, 이 공정파는 옥립원(襍立圓)도의 공정에서 제 2의 절연막을, 각각 협성하는 프로세스가 재생되는 경우 많다. 또, 게이트절연막과 제 2의 절연막을 통일한 앤소리온의 재료로 구성하면서, 투과형 전자현미경에 의한 단면상에 대해서 그 접합계면이 침습되어거나, 농밀(濃密)의 흐트러즈스를 내는 일도 있다. 또, 삼기 성장표면의 단자를 관리하기 위하여, 제 2절연막을 게이트절연막에 비해서 두껍게 협성하는 일도 있다.

이상, 게이트절연막과 제 2절연막과의 비교를 설명했으나, 이 외에는 제 2절연막을 빠져서 협성한 제 1구성을 있어서의 '배선에 협성되는 절연막'으로서 차별화도 협성된다. 그리고 이들이 어느쪽에 있어서도, 그 상면에 최소전국을 협성하면, 액정층에의 구동단인가에 효과적이다. 물론, 제 2의 절연막을 2층으로 나누어서 협성하고, 그 사이에 최소전국을, 그 상면에 신기 배향막을 협성해도 된다. 게이트리인 또는 이것에 상당하는 배선을 가지고 있지 않은 메시보트로드스위프의 액정표시장치에 있어서도, 배선층의 기판에의 접속성을 확보하는 다른 절연막(백선과 기판표의 사이에 협성되는 절연막)에 대하여, 삼기 배선위에 협성되는 절연막(제 2의 절연막)은 삼기한 게이트절연막에 대한 대상은 선명하지는 않아도 상이를 표시한다.

이상 설명한 본 발명의 제 1구성을, 삼기 액정을 구동시키는 전극(화소전극)에의 전기신호호선을 포함 배선에 접속하고 또한 이 배선을 넓은 활인식으로 흔는 삼기 검시단자의 단자를 기관 형상에 의해, 단신검시시의 검시프로브에 브레이(검시단자에 전기적인 접속을 행하는 특수의 검시침이 나란히 배설된 장치)의 위치맞춤으로 연결하게 저감할 수 있다. 기판에 미리 부여된 미크로기판을 기준으로 점시프로브에 브레이의 검시단자와의 위치맞춤을 행하는 종래방법에서는, 각각의 검시침과 이것에 대응하는 각각의 검시단자와의 접촉에 있어서는 오차가 발생하고, 이것이 검시침의 일부를 손상하는 문제를 초래했다. 그리고, 이 손상된 검시침에 의한 특성변화의 견인에 대해서는, 단선이 없는 기판을 단선이 있는 기판으로 간주하여, 이것을 복합적으로 판증하고 있었던 것이다. 그러나, 삼기 제 1구성을 의해, 검시단자의 단자를 광학적 또는 전기적으로 모니터링으로써 실제의 검시단자와 배치에 꼭 맞는 위치침을 검사프로브에 브레이의 위치제어시스템에 전송할 수 있다면, 예상되는 검시침을 소정의 검시단자로 접속시켜, 이 경우에 검사침을 기판상면의 블록부에 달지 않는 높이로 끌어들여서, 다음의 검시개소까지 검사프로브에 브레이를 이동할 수 있다.

검시단자를 검사대상의 배선코나 높게 협성하는 구성을 반도체집적회로소자에 제작한 예는, 일본국 특개청 04-142053호 공보에 볼수 있으나, 액정표시기판의 검사프로브의 움직임에 비추어, 삼기 단자를 삼기 검시대상배선에 나란히 인접하는 배선위로

연장해서 검사침과 그 위치및충기준을 동시에 확보하는 생각은 시시할 수 없었다.

한편, 본 발명의 제 2구성 및 상기의 역정표시장치에서는, 2개이상의 데이터라인 또는 게이트라인을 전기적으로 접속하고, 데이터라인 또는 게이트라인의 검사단자를 연결하는 데이터라인 또는 게이트라인의 위에 접선학을 개재해서 배치하고, 삼기 2개이상의 데이터라인 또는 게이트라인의 단자를 공통으로 결시함으로써, 결시단자와 편연수를 크게할 수 있다. 데이터라인은 아래로 설정하면, 결시단자가 접속되는 데이터라인에 대하여, 이 결시단자가 비고 넓게되고 또한 상기 데이터라인과 결연수를 크게할 수 있다. 데이터라인은 아래로 설정하면, 결시단자는 상기 결시프로브에대하여 대응해도록 배열되어 있다. 이 때문에, 다른 데이터라인을 편집하는 결시단자는 상기 결시프로브에대하여 신경하는 형상이 된다. 삼기한 결시침의 순상면, 이것을 탑재한 결시프로브에대하여 주사, 웃갈침등위치로부터 다른 측정위치로의 이동에 있어서도 활용하는 일이 많다. 이 문제에 대하여, 제 2의 접연학위에 걸친 결시단자는, 그 표면형상의 오차(誤差)를 충분히 누출수 있으므로, 결시단자가 이 표면을 잘 살펴보아도 손상시키는 확률을 감소할 수 있다. 결시단자는 면역을 실릴 수 있는 아침은, 단신검시장치의 결시침을 접촉할때에, 기계적 위치및충기준을 데이터라인 또는 게이트라인의 파티에 대해서 충분히 확보할 수 할 때에만에 있어서도, 결시침과 결시단자의 맞춤이 깊을수록 억제할 수 있기 때문에, 단신검시서의 결시불증의 발생을 억제할 수 있다.

또, 결시단자의 구조를 예를 들면 확장표시부의 크기나 절밀도에 따라서 조정해서 삼기 결시단자를 형성함으로써, 절밀도가 다른 복수종류의 제품에 대해서, 결시침을 공통으로 할 수 있다. 이 때문에, 종류가 다른 제품을 동시에 생산하는 제조공장에 있어서, 결시침을 교환하는 시간을 획기화하여, 생산효율을 향상시킬 수 있다.

본 발명은, 피치가 게이트라인의 예를 둘면 1/3로 작은 데이터라인에 적용해서 효과가 크나, 게이트라인에 적용해도 좋고, 또, 데이터라인 및 게이트라인의 양쪽에 적용해도 좋다. 또, 세로선계별식이나 가로선계별식의 액티브메트릭스방식의 역정표시장치와 데이터라인이나 게이트라인에도, FAC(Flip Chip Attachment), 즉, COG(Chip On Glass)방식의 역정표시장치에도, 또는 단순에프록스방식의 역정표시장치의 따팅삼부후면회소전극에도 적용 가능하다.

또한, 삼기한 일본국 특허공 01-142826호, 일본국 특허공 02-1825호 공보에서 논述져 있던 청전기에 의한 피복에 관한 이, 삼기한 어느 구성을 채용해도 청전기에 의한 파괴는 거의 발생하지 않았다. 청전기에 의한 기판상의 소자불량의 발생은, 기판판단에서 비해서 기판판송에서 발생하는 일이 있으나, 그 확률은 본 발명이 해결하려고 한 파제에 대해서 무시할 수 있을 정도로 낮았다. 기판 판송시에 있어서의 청전기에 의한 파괴는, 대진한 물체(wipulator 또는 반죽직업자의 손등)가 기판에 접촉할때에 발생하는 것으로, 생략되니, 이 공정에 있어서는, 특히, 삼기 제 2구성에 있어서는 데이터라인 또는 게이트라인의 전이도 한계는 개개인식 접촉으로 인접된 상태로 유지하고 있다. 예를 들어, x개의 데이터라인을 직렬 접속한 배선이 교차하는 게이트선의 1개에 청전기가 침입함을 경우, 이에 의해 청전압장을 입는 트랜지스터의 드레인전극 또는 소스전극을 x개로 배치되어 있어 까닭에, 각각의 트랜지스터에 있어서의 전압상승률을 1/x로 약제화할 수 있다. 이에 더하여, 삼기 게이트선을 y개로 접속하면, 삼기 전압상승률은 1/y로 더욱 낮아진다. 이와 같은 절연피복을 초래하는 전압상승률은 복수의 트랜지스터에 의해 부여될때로서, 양쪽하고 있기 때문에, 일에 설정한 청전기에 의한 절연피복이 나타나지 않는 것으로 추정된다. 이 가정에 의거하면, 게이트라인에 대해서 1개당의 배선풀이 적어지는 경향이 있는 데이터라인의 접촉판선은 청전기에 의한 절연피복방지의 효과를 표시하는 것으로 생각된다.

또, 삼기한 일본국 특허공 02-1825호 공보에서 논述져 있던 청전기에 의한 파괴되는 소자가 존재하지 않기 때문에, 단신검시에 연결하는 배선을 직렬로 헤친하지 않아도, 삼기한 효과를 끌어낼 수 있는 것은 명백하다. 이것은, 액티브메트릭스형의 역정표시장치에 있어서도 성립된다. 왜냐하면, 삼기한 청전기에 의한 헤친부자체, 일어나는 확률이 매우 낮기 때문이다.

이하, 도면을 사용해서 본 발명을 세로전계방식액티브메트릭스형 역정표시장치에 적용한 실시형태에 대해서 상세히 설명한다. 또한, 이하에 설명하는 도면에서, 동일기능을 가진 것을 동일 부호를 둘어, 그 반복의 설명은 생략한다.

실시형태 1<와중표시페널PNL>도 2는 역정표시페널PNL의 구조단면도(도 3의 A1-A2절단선에 대응하는 단면도), 즉, TFT기판 TFTSUB와 게이트라인 GL과 데이터라인 DL의 교차부로부터 회소전극ITO1을 가로지르고, 또 삼기 게이트라인GL을 가로지른 단면도이다.

역정표시페널PNL은, 소정의 간격을 두고서 서로 대향배치된 소위 TFT기판 TFTSUB와 그 대향기판OPSUB를 위위기로 하고, 이 1쌍의 기판사이에 역정층LC가 재제하여 있다.

TFT기판 TFTSUB의 역정층LC부의 면에는, 게이트라인(주시신호선)GL, 박막트랜지스터TFT, 데이터라인(영상신호선) 또는 드레인라인DL, 투명회전극ITO1등이 형성되고, 또, 대향기판OPSUB의 역정층LC부의 면에는, 차광막(블랙메트릭스)BM, 커리필터CL, 투명회전극ITO2등이 형성되어 있다.

동도면에서는 명백하게 되어 있지 않으나, 그 단위회소(평면표시에 있어서는, 인접하는 3개의 단위회소에 대해서 1회소가 고성원)에 있어서, 그 박막트랜지스터TFT가 게이트라인GL로부터의 주시신호에 대해서 은색되고, 이 은색 박막트랜지스터TFT를 거쳐해서 데이터라인DL로부터의 영상신호가 회소전극ITO1에 공급되며, 이 회소전극ITO1과 공동회전극ITO2의 사이에 이를에 걸친가되는 접선에 따른 전개를 발생시킨다.

이에 대해서, 회소전극ITO1과 공동회전극ITO2의 사이의 역정층LC가 번조하여, 그 광투과율이 변화하도록 되어 있다.

예를 들면 TFT기판 TFTSUB의 바깥쪽에 배치되는 여기서는 도시생략의 백라이트(도 2의 부호BL)로부터의 광이 역정층LC 및 커리필터CL을 개재해서, 대향기판OPSUB의 바깥쪽, 즉, 표시면침석에 투과하도록 되어 있다.

또한, SUB1, SUB2는 투명유리기판, DR1, DR2는 배향막, POL1, POL2는 원광판이다.

이하, 상기한 각 구성부재에 대해서 순차적으로 설명한다.

<TFT기판 TFTSUB>도 3은 TFT기판 TFTSUB의 역정렬 LC쪽에서 본 단위회소와 그 주변영역의 형상매연을 표시하는 요부를 면도 애다.

도 2, 도 3에 표시한 바와 같이, 먼저, TFT기판 TFTSUB의 역정렬 LC쪽의 면에는, 서로 험행으로 이간해서 형성된 복수개의 계 이트라인GL과, 이를 개이트라인GL의 교차축서(횡선및GL)에 의해 절연되어 있음)으로 험행으로 이간해서 형성된 복수개의 데이터라인DL이 형성되어 있다.

서로 접촉하는 2개의 개이트라인GL과, 서로 인접하는 2개의 데이터라인DL에 의해 둘러싸인 영역에 대해서 확소정역이 각각 형성되고, 이를 각 최소영역에는, 각각 그 영역의 거의 전체영역에 걸쳐서 최소전극ITO1이 형성되어 있다.

스위칭소자로서 기능하는 박막트랜지스터TFT는, 각 확소전극ITO1마다 개이트라인GL위에 형성되고, 그 소소전극SD1이 확소전극ITO1에 접속되어 있다.

개이트라인GL에 꽁꽁纰는 주사선호전율을 살기 개이트라인 GL의 일부영역에서 구성되는 박막트랜지스터TFT의 개이트전극에 연기되어서 살기 박막트랜지스터TFT가 온상태로 되고, 이때, 데이터라인DL에 꽁꽁纰 영상신호를 소소전극SD1을 차제해서 확소전극ITO1에 기록하도록 되어 있다.

<개이트라인GL>도 2에 표시한 바와 같이, 개이트라인GL은, 단층의 도전막d1에 의해 형성되어 있다. 도전막d1로서는, 두께 600~3000 Å의 Cr(크롬아니 Mo(몰리브덴), 또는 이를과 다른 고용접금속과의 합금 등이 사용된다. 본예에서는, Cr 70wt%, Mo 30wt%의 합금을 사용했다. 이외에, Cr80wt%, Mo20wt%, 또는 Cr50wt%, Mo50wt% 등을 사용해도 된다.

데이터라인DL은, 도전막d1에 의해 형성되어 있다. 이 도전막d1은 고용접금속, 예를 들면 Cr이나 Mo의 합금이 사용된다. 본예에서는, Cr 70wt%, Mo 30wt%의 합금을 사용했다. 이외에, Cr80wt%, Mo20wt%, 또는 Cr50wt%, Mo50wt% 등을 사용해도 된다.

<박막트랜지스터TFT>도 2, 도 3에 표시한 바와 같이, 투명유리판SUB1위에는 개이트라인GL이 형성되고, 그 표면에 개이트절연막(GL), 반도체층AS등이 형성되어, 박막트랜지스터TFT가 구성된다. 박막트랜지스터TFT는, 예를 들면 개이트라인GL위에 비아(여소전압을 인가하면, 소스전극SD1-드레인전극(데이터라인DL)사이의 체결저항이 작아지고, 바이어스전압을 얹으로 하면, 체결 저항을 커서도 빠르게 증가한다.

개이트라인GL의 일영역에 데이터전극위에 절회S(실리콘)로 이루어진 개이트절연막GL을 형성하고, 그 위에 볼순들을 청기하지 않는 바정질d1로 이루어진 형 반도체층AS 및 볼순들을 청기한 바정질d2로 이루어진 n형 바정질층d0를 형성한다. 또, 그 위에 소스전극SD1, 드레인전극(데이터라인DL)이 그 역할을 다하여, 이하 특별히 명기하지 않는 한, 드레인전극은 데이터라인DL로 한다)을 형성하여, 박막트랜지스터TFT를 구성하고 있다.

개이트절연막GL의 재료로서는, 예를 들면 폴리즈미CVD법에 의해 형성하는 절회S가 선택되어, 2000~5000 Å의 두께(본예에서는 3500 Å 정도)로 형성되어 있다.

i형 반도체층AS는, 500~2500 Å의 두께(본예에서는 2000 Å 정도)로 형성되어 있다. n형 반도체층d0는, i형 반도체층AS와 오의 관계로 형성하기 위하여 형성되어, P(인)을 도포한 바정질d2반도체층에 의해 형성되어 있다.

또한, 본예의 영장표시매널PNL에서는, 광의상 한쪽을 소스전극, 다른쪽을 드레인전극으로 고정해서 부교기로 한다. 소스전극, 드레인전극의 흐름을, 불리 그사이의 바이어스의 흐름상에 대해서 절점되니, 통작동에 그 흐름이 반전하여, 소스전극, 드레인전극이 교체된다. 따라서, 광의상에서 개시되는 영장표시장치를 구성할 때, 드레인이라 규정되는 전극이 소스전극으로서, 소스라 규정되는 전극이 드레인전극으로서 각각 가능으로, 영장표시장치로서의 기능에 지장을 초래하는 일은 없다.

<소스전극SD1>소스전극SD1는, n형 반도체층d0 및 개이트절연막GL위에 형성되어, 도전막d1에 의해 형성되어 있다.

<후결화소전극ITO1>최소전극ITO1은, 결정질의 산화인듐주석(Indium-Tin-Oxide:ITO)등의 투명도전막d2에 의해 형성되어 있다. 이 투명도전막d2는, ITO와 스마트필름에 의해 형성되어, 그 두께는 300~3000 Å(본예에서는 1400 Å 정도)이다. 또한, 본영세서에 있어서의 투명도전막이라고 하는 규정은, 이것에 일시하여는 광을 흡수하지 않는다는 것을 의미하는 것이 아니고, 그 주법을 구성하는 도전성의 재료에 대해서 광의 흡수률이 적다고 하는 것을 의미한다. 그 정량적인 정의의 하나로서는, 기시광영역(파장으로서 380~770nm의 범위)의 광흡수율이 70%이상, 바람직하려는 80%이상이고, 반도체이상의 도전성을 가진 물질이라고 규정할 수 있다. 즉 현재 주류로 되어 있는 In

In2O3에 SnO₂를 1~5중량%첨가한 살기 ITO에 한하지 않고, 살기 정의를 기준으로 다른 재료를 선정하여, 이것으로 최소전극을 구성해도 된다.

<유자용량Cadd>도 3에 표시한 바와 같이, 유자용량Cadd는, 박막트랜지스터TFT가 형성된 쪽과(기판방향)반대쪽의 개이트라인GL위에 형성되고, 이 개이트라인GL위에 절연막GI 및 보호막PSV1을 사이에 두고 흥이개인 확소전극ITO1과의 중간영역의 통령에 의해 구성되어 있다. 이 유자용량Cadd는, 영장층LC의 용량의 갈색이나 박막트랜지스터TFT의 오프시의 전입자자를 방지하는 작용을 기진다.

<보호막PSV1>도 2, 도 3에 표시한 바와 같이, TFT기판 TFTSUB의 박막트랜지스터TFT 통을 형성한 영장층LC쪽의 표면에 있어

서는 화소전극ITO1과 소스전극SD1을 선거적으로 접속하는 부분이니, TFT기판 TFTSUB의 주변부에 형성된 게이트라인GL 및 데이터라인DL의 일부를 제외하고, 보호막PSV1로 써워진다.

보호막PSV1은, 주로 박막트랜지스터TFT를 습기등으로부터 보호하는 목적으로 형성되며, 예를 들면 풀라민CVD법에 의해, 주로 2000~8000Å의 산화알마이너 질화알마이너에 의해 형성된다. 또, 본래에 있어서는, 데이터라인DL과 화소전극ITO1의 단락을 방지한다. 즉, 제조공정에 있어서, 데이터라인DL 또는 화소전극ITO1의 패턴의 가공불량에 의해 망막이 원인적으로 포개어진 경우가 발생해도, 보호막PSV1이 의해서 절연분리되어 있기때문에, 단락불량을 방지할 수 있다.

<크레인검시단자DTM 및 게이트경시단자GTM>도 1(A)는 드레인검시단자(데이터라인검시단자)DTM부의 데이터라인을 횡단하는 방향의 단면도, 도 1(B)은 게이트검시단자(게이트라인검시단자)GTM부의 게이트라인GL을 횡단하는 방향의 단면도, 도 1(C)은 기판절단전자의 TFT기판 TFTSUB의 개략방향도이다. 도 1(A)는 도 1(C)의 B1-B2절단선에 있어서의 단면도, 도 1(B)는 도 1(C)의 C1-C2절단선에 있어서의 단면도이다.

도 1(A)에 표시한 바와 같이, 드레인검시단자 DTM은, 도전막d1로 이루어진 데이터라인DL에, 상기 도전막d1를 펴려하는 보호막PSV1을 거쳐해서 접속된 ITO막으로 이루어진 도전막d2에 의해서 구성된다. 또한, 구동IC칩이 텁제판 TCP(tape Carrier Package)가 접속되고, 데이터라인DL에 외부로부터 전압신호가 인가되는 드레인단자DTC1(도 1(C))도, 미친가지의 구성이나, 1개의 데이터라인DL마다 1개씩 형성된다. 이에 대해서, 드레인검시단자DTM은, 복수개(여기서는 3개)의 데이터라인DL에 1개씩 형성된다. 또, 드레인검시단자DTM의 주방도전막d2와, 투명화소전극ITO1의 투명도전막d2는 통일한 공정에서 형성된다.

도 1(B)에 표시한 바와 같이, 게이트검시단자GTM은, 도전막gt1로 이루어진 게이트라인GL에, 상기 도전막gt1를 펴려하는 게이트절연막GI 및 보호막PSV1을 거쳐해서 접속된 ITO막으로 이루어진 도전막d2에 의해서 구성된다. 또한, 구동IC칩이 텁제판 TCP가 접속되고, 게이트라인GL에 외부로부터 전압신호를 입력하는 TCP의 출력단자와 접속하기 위한 드레인단자 GSC1, GSC2, GSC3은 게이트라인GL을 복수개(여기서는 3개)마다 전기적으로 접속하는 접속배선, DCL은 데이터라인DL을 꿈틀으로 단락하는 데이터라인GL을 통한단자 배선, DTCP는 외부로부터의 데이터신호를 입력하는 TCP의 출력단자와 접속하기 위한 드레인단자, GCT는 데이터라인GL의 단선을 경시하기 위한 검시단자, GCT는 게이트라인GL의 단선을 경시하기 위한 검시단자이다(경시방법 등의 상세는 후술(後述)).

<데이터라인DL>도 16은 도 1(C)의 기판절단전자의 TFT기판 TFTSUB의 개략방향도중, 데이터라인DL부분만을 표시한 도면이다. 본 실시형태에는, TCP방식의 구동IC를 사용하는 경우이다.

본 실시형태에서는, TFT기판 TFTSUB위에 형성된 복수개의 데이터라인DL중 3개(DL1, DL2, DL3)을 예로 들어서 설명한다. 데이터라인DL은, 그 단선의 유무를 검사하기 위하여, 다음과 같이 전기적으로 접속된다.

도면위쪽에는 드레인단자DTC1는, 구동IC와 전기적으로 접속하기 위하여 형성되어 있다. 도면아래쪽에 있는 드레인검시단자DTM은, 후술하는 단선검사시에 검사침을 접촉시키기 전기적인 도통을 하하기 위하여 형성되어 있다.

아래쪽의 드레인검사단자DTM1은 데이터라인DL1에 접속되고, 데이터라인DL1은 위쪽의 드레인단자DTC1에 접속되어 있다. 드레인단자DTC1은 그 인접하는 드레인단자DTC2와 접속배선DS1에 의해 접속되고, 드레인단자DTC2는 데이터라인DL2와 접속되어 있다. 데이터라인DL2는 드레인검사단자DTM1과 접속되어 있고, 도 1(A)에 표시한 바와 같이 보호막PSV1을 거쳐해서 접속되어 있다. 데이터라인DL2는 그 인접하는 데이터라인DL3과 접속배선DS2에 의해 접속되어 있다. 데이터라인DL3은 드레인단자DTC3과 접속되고, 드레인단자DTC3는 접속배선DS3에 의해 광동단자배선DCL과 접속되어 있다. 광동단자배선DCL에는, 검사침을 접촉시키는 검시단자DCT가 접속되어서 형성되어 있다. 이와 같이, 데이터라인DL은 3개를 하나의 조(組)로서 토풀이 배치되어, 접속되어 있다.

또한, 게이트라인GL의 배선접속구성에 대해서는, 데이터라인DL과 미친가지의로, 설명을 생략한다(도 1(C)참조). 또, 데이터라인DL의 외부회로와의 접속단자DTCB는, 후술의 실시형태 3에서 도 28을 가지고 설명한다.

<데이터라인DL의 단선검사공정>단선검사공정은, 데이터라인DL 및 게이트라인GL의 단선의 유무를 확인하고, 툴경기판의 선별을 목적으로서 실시된다.

이하, TFT기판 TFTSUB의 데이터라인DL의 단선검사공정에 대해서 설명한다.

도 17은 데이터라인DL의 단선검사공정을 설명하기 위한 도면이다.

STG는 TFT기판 TFTSUB의 데이터라인DL의 단선검사공정에 대해서 설명하는 스테이지, PRO1, PRO2는 검사침, DR1, DR2는 검사침의 구동장치, PU는 전원장치, CM은 전류계이다.

단선검사장치는, 통상, 월의 전압을 발하끈 직류전원장치PU와, 전원장치PU에 접속된 검사침(장기접촉침)PRO1과, 직류전류계CM과, 선류계CM에 접속된 검사침PRO2와, 검사하는 TFT기판 TFTSUB를 고정하는 스테이지STG와, 검사침PRO1, PRO2를 상회 및 수평방향으로 이동시키는 구동장치DR1, DR2로 구성된다.

도 24는, 도 17에 표시한 단선검시를 실제의 성산라인에서 행하는 검시장치의 일예를 표시한 도면이다. 도 24(a)는, 650mm×530mm로, 큰 표면지수율을 가진 모유리(mother Glass, 두께: 0.7mm, TFTSUB을 표시)로覆된 4개의 액정표시기판을 제작하는 경우의 단선검시를 표시하는 것으로서, 도시된 모유리의 직측에 형성된 액정표시기판이 있는 2방향에 있어서 검시가 혼재되고 있다. 이에 대해서는, 데이터선과 함께 게이트선에도 본 발명의 제 1 및 제 2의 구성이 적용되고 있다.

도 24(a)의 표시된 각구성요소는, 게이트단선검사용프로모드를 PRO1g, PRO2g, 이들이 탑재된 프로모드에 이를 ARI1g, ARI2g, 이에 프로보어레이를 도시한 최초측의 y 및 z축으로 이루어지는 구조 유닛을 DR1g, DR2g, 표시하였다. 각 항후부는, 그 일부의 Q가 게이트선의 단선검사용선인 것을, 밀미에 이어지는 웃자 2가 게이트선의 끝부분에 형성된(본 발명에 등장시키는)검시단자 GTM에, 밀미에 이어지는 웃자 1이 상기의 공통단면화면DCL에 형성된 검시단자GCT에 의해 검시프로보접촉에 사용되는 것을 표시한다. 데이터선은 단선검시를 칠하여 험프스에서 미친기자로 정의하고, 밀미의 d0에 의해 삽이할을 표시한 것이다. 각각의 구조유닛 DR1, DR2g, DR1g, DR2는, DR1은 (21)~(23)의 원리를(21)~(23)의 원리를 따라서 y축방향의 이동을 행한다. 이 밖에 x축방향으로 행하는 단면배열(10), (30)을 태개된 구동장치DRX1~3에 대해 행하는 가동대(31)~(33)의 저지띠에, 구동장치DRX1~3의 어느 것인가의 x축방향의 이동에 의해 삼기 프로보어레이의 x축방향의 위치를 조정한다. 프로보어레이에 그 구동유닛을, 게이트선을, 데이터선을 각각 3조 있으며, 상기 구동유닛로부터 최대 9mm의 액정표시기판을 형성하는 경우에 대비하고 있다(도면에서 원작 1:조가 허지). 또한, 도 24(b)는, 해밀(21)~(23)에 매달린 상기의 접시프로보장치의 상태를 검시단자GCT1의 그것을 예로 표시한다. 검시장치전체는, 범진기능들을 구비한 받침대(40)에 고정되고, 해밀(10),(20)의 각각은 양단부를 담(41),(42)에 의해 접합된다(40)에 접착되어 있다. 상기 모유리(TFT기판)를 엿게되는 스테이지STG는, x방향 y방향으로 위치의 이세조정을 할 수 있는 디蹲 스테이지(43)에 엿게놓게 된다.

도 24(a)의 일부의 프로보어레이 ARI에 품고리아로 표시한 프로보PRO는, 모유리의 검사면의 외쪽으로부터 실제로는 놓을 수 없다. 그래서, 프로보어레이ARI의 단면의 개요도 26에 표시한다. 프로보(검시필)PRO는, 도면에 표시한 바와 같이 표면형상의 물결부를 한쪽면에 가진 충돌을 둘로 단면형상을 형성한다. 이 과정형상의 선단부가 검시단자의 표면에 접촉한다. 이 선단부에 있어서의 쿠름감경R1은 20μm, 풀동형상의 타단부의 쿠름R2는 100μm, 후술의 XGA구조를, 한형제품의 메이트선의 폭이 6~10μm인 것을 생각해보면 크다. 그 재질은, 한소강통으로 형성된 중심점(51)과, 그 표면을 피복하는 Ni(Nickel)층(52), 또 낮출을 서른 Au(금)층(53)의 3층구조로 되어 있다. 쿠름점(51)의 세체적을 크게하는 이유는, 도전성보다 기계적인 강도의 확보에 있다. 한편, 프로보PRO의 타단부(단면부)에는, 힐스프링 등의 반성제(54)가 들어가고, 프로보PRO가 검시단자에 접촉한 순간, 이것에 의해 가해지는 힘을 완화하고 있다. 또 그 상부에 단선검시호흡출증폭의 포트(55)가 구비되고, 프로보PRO에 접기적으로 접속되어 있다. 도시된 프로보어레이ARI는, 이와 같이 구성을 5개의 프로보를 서로 절연시켜 하우징(56)에 장착되어 있다. 이프로보어레이를 아래쪽에서 본 도면(underview)을 아래로 표시한다. 이 underview는, 도 24와는 다른 배열의 검시단자에 주비되는 형상의 일면이다. 이 모면은 표시한 목적은, 인접하는 검시단자를 위치해 어긋나게해서, 소위 길작자자형상으로 배열함에, 이것에 사용되는 프로보어레이의 배열도 바꿔지는 것을 알리는데 있다.

이와 같이, 편손방지대책을 가진 프로보어레이에서도, 프로보PRO의 파손은 일어난다. 도 24(a)를 참조해서, 그 실태를 설명한다. 프로보어레이ARI의 위치및출입, 모유리TFTSUB위의 액정표시기판의 소요규격(仕様)(표시영역의 대각선길이, 정밀도)에 맞추어서 프로보어레이에 이의 주시조건을 점령한다. 이 주시조건이란, 액정표시기판의 소요규격에 의해 절정되는 검시단자 위치에 따른 프로보어레이의 풀의 스트로크이며, 이것에 따라서, 예를 들면 ARI2g를 x축방향으로, ARI2d를 y축방향으로 순차적으로 움직인다(주시한다). 그러나, 위치및출입MRE에 의한 조건설정안으로 정령된 주시조건과, 실제의 프로보어레이의 움직임과의 사이에는 오차가 있다. 이것을 해소하도록, 90mm정도의 리먼피처를 가진 상기 세제에서, 국소적으로 데이터선의 폭을 30~50μm로 넓혀서, 프로보와 검시단자의 확실한 접촉을 도모하려고 하였으나 효과가 도르지 않는다.

본 발명에서 본, 프로보어레이 ARI를 축정위치로부터 다음의 축정위치로 주시할때에 프로보파손이 발생하는 것에 확인했다. 그리고, 본 실시예에서 계시되는 액정표시기판의 단선검사단자구조가 다음의 효과를 표시하는 것을 생각했다.

본 발명의 제 1구조의 관점에서는, 메이트선이나 게이트선의 베단에 따라서 도 1(A), 도 1(B)에 표시한 바와 같은 오류부가 각각의 검시단자GTM, GTM에 나타난 것이 위치및출입설정도로 확보되며 도울이 된다. 도 1과 같이, 각각의 검시단자를 형성하는 ITD1과 기판SUB1의 주면을 바라온은, 상기 오류부에 의한 슬로프를 걸쳐로 데이터선과/or 접속하는 부분과 이것으로 놓은 부분(데이터선)을 써는 제 2의 철학TFTPV1위에 형은 부분의 2개로 갈라진다. 그리고, 도 25에 표시한 바와 같을 프로보어레이를 사용해서 단선검시를 행할때, 주시의 면을 사용하는 것이 유리하다. 이 때문에, 전자의 면, 즉 오류부는 프로보의 그림(繪影)에 솔지 않기 때문에, 알비전(전기)파장에 의한 먼미터가 가능하다. 도 24a의 접시장치를 사용하는 경우, 젤리티견전기CAM을, 구동장치DRX2, DR2에 장착하여 좋다. 상기 접시인PCV1은, 그 아래쪽의 헤드를 그 상면에서 완하시키기 때문이다. 그 상면에 나타내는 상기 오류부는 눈에 띈다. 또, 데이터DL이나 게이트선GL의 베단에 따라서 서로 닮은 오류부가 규칙적으로 나타나는 것도 화상식인식하기 쉽다. 또, 도 26과 같이 프로보어레이의 하우징(56)에 발광소자(Light Emitting Diode)LD와 수평조사기(Potentiometer)PDT으로 이루어진 센서유닛을 배치하고, 또는 외진유션서(Eddy Current Detector)ECS를 배치해서 페스(56)를 통해서 광학적 또는 전기적으로 상기 오류부를 미관하면 위치및출정도로 현격하게 향상된다. 또한, 도 26에서 는 일단부에 상기 광학적인 센서(LD, PDT)를 태단부에 친접적인 센서들을 배설하고 있으나, 그 한쪽을 배제해도, 양단부에 광학적 또는 전기적인 센서의 어느 한쪽을 2개로 또는 그이상 배설해도 된다.

본 발명의 제 2구조의 관점에서는, 데이터선 또는 게이트선의 검시단자가 각각 그 접속된 배선에 설치하는 데이터선 또는 게이트선을 가로지르도록 뺄수는 평. 즉, 도 24에 표시한 바와 같이, 데이터선의 검시단자는 이것에 접촉하는 검시프로보가 주시되는 y방향으로, 게이트선의 검시단자는 이것에 접촉하는 검시프로보가 주시되는 y방향으로 각각 뺄수 있다. 이것을, 앞에 설명한 종래의 검사포트만여레이의 주사에 있어서, 주시시에 있어서의 검시프로보의 위치및출정에 어려움을 준다. 또, 검시프로보는 충분히 거반면으로부터 끌어올리지 않는채 주시되어도, 검시프로보는 검시단자를 문자로 뱐이기때문에 손상을 받는 폐를이 현격하게 뱐이진다.

도 1로 돌아가, 단선검시방법에 대해서 설명한다. 도시된 검시장치에 의해 단선검사를 실시하려면, 먼저, 스테이지이지STG위에 TFT기판 TFTSUB을 얹어놓는다. 다음에, 구동장치DR1, DR2에 의해 검시단자PRO1, PRO2를 TFT기판 TFTSUB위의 검시단자

DTM1, DCT(도 16)에 접속시켜, 전원장치PDU로부터 공시침PRO1, PRO2와 검시단자DTM, DCT를 가져해서 데이터라인DL1, DL2, DL3에 접합을 인가하고, 전류계CM에 의해 전류차를 측정하고, 데이터라인DL1~DL3의 저항을 산출해서 단선의 유통율 판정한다. 전류지가, 미리 청해진 하면일계제보다 작은 경우에, 단선율형으로 판정한다. 다음에, 검시단자 DTM0과 접속시킨 검시침PRO2를 구동장치DR2에 의해 인식하는 다음의 검시단자DTM2에 접속시켜, DL1~DL3의 조와 안전하는 다음의 (검시단자 DTM2)에 접속된 데이터라인의 단선검사를 실시한다. 이와 같이, 검사침PRO2를 구동장치DR2에 의해 이동해서 검사를 행하거나, 위치맞춤을 양호하게 행해지지 않는 경우니, 검사침PRO2의 신선부가 구부러졌을 경우등, 검사침PRO2가 검시단자DTM과 양호하게 접촉하지 않는 경우는, 검사전류가 하한값에 차이가 있어 단선으로 잘못인정된다.

그러나, 본 설시황때에서는, 도 16에 표시한 바와 같이, 접합하는 2개이상(도면에서는 3개)의 데이터라인DL을 TFT기판 TFTSUB의 기판접선CUT1, CUT2의 바깥쪽의 풀분에서 접속배선 DS1, DS2에 의해 접속하고, 도 1(a)에 표시한 바와 같이, 각 브래인검시단자CUT1, 인접하는 데이터라인DL과 위에 보호막PSV1을 거쳐해서, 이 인접하는 데이터라인DL과 병행적으로 (즉, 기판과 수직방향에서 봄)PSV1을 개어서도 배치하여, 이 2개이상 친밀적으로 접속된 데이터라인DL의 단선을 공동으로 검시한다. 따라서, 이들시작은 꼬시침PRO2를 접속시키는 검시단자DTM의 면적을 증대하는 일은 가능하므로, 꼬시침PRO2의 위치및증 불량에 의해 한 줄증불량을 제거할 수 있다. 즉, 단선검사장치의 검사침을 접속할때에, 기계적 위치및증불밀도를 데이터라인DL의 위치에 대해서 충분히 확보할 수 있는 경우니, 힘이 솔ращ하여 단선부가 부여져 버린 경우에도, 검사침과 검시단자와의 맞춤이 굳남을 의제할 수 있기 때문에, 단선검사시의 검사율의 밸анс을 의제할 수 있다.

또, 도 1(c)도 16에 표시한 본 설시에의 단선검사비선의 적용할 수 있는 다른 꼬시방법을, 이것과 마찬가지의 데이터선의 베일을 표시한 도 2(a)의 후속아래의 기판을 사용해서 설명한다. a~h로 부여된 단자단자를, 1개각적으로 베일원 a, c, e, g의 굽폐 이들의 어느하나에 인접하는 b, d, f, h의 구문으로 나누고, 전자의 단자군의 선위를 후자의 단자군의 그것보다 높게해서(예를들면, 전지)를 포지셔브전위, 후자는 네거티브전위), 후자는 단자군의 각각에 접속된 배선에 대해서 전류를 측정한다. 이때, 단자d와 전류지가 정정치이란다면, 단자d-e사이에 단선의 외설임을 판정한다. 다음에, 전자의 단자군과 후자의 단자군과의 전위를 역전하여, 후자의 단자군의 각각에 접속된 배선에 대해서 전류를 측정한다. 이때, 단자C와 전류지가 판정치이란다면, 단자B-C사이에 단선임을 판정한다. 이 방법을 차용하면, 종종단락배선 DCL에 검시단자DCT를 험할 필요가 없어진다. 또, 도 24의 꼬시프로브PRO1d, 프로브아레이AR1g 및 구동큐넷 DR1d가 불필요해진다. 즉, 꼬시침장치의 구성은 급격히 훨씬 수 있다. 이것을, 케이트선의 단선검사에 있어서도 마찬가지로 성립된다.

한편, 애광표시장치에는 정밀도와 있어서여러가지의 규격이 있다. 현재 검토중 또는 가까운 장래에 검토에 들어간다고 생각되는 규격과 일관률표를 표 1에 표시한다. 이 표 1에 있어서 중형비는, 표시화면의 종횡길이의 비를 의미한다. 속력표시의 경우, 정밀도는 데이터라인수×개이브리언수의 적으로서 정의되니, 접면표시를 하는 경우, 3종류의 다른피질의 광을 최소이다 내지 않으면 안된다. 즉, 적, 녹, 청의 소위 RGB의 3종류의 회소를 심기 적의 수만큼 준비하지 않으면 안된다. 따라서, 데이터라인수는 표 1의 값의 3배로 된다. 여기서 문제가 되는 것은, 정밀도가 높은 제품이 출하되어도, 이것이에 대해서 정밀도가 낮았던(표 1의 상단쪽의)제품의 수모에 따라서, 이것도 제조하지 않으면 단된다는 일이다.

[표 1]

종류	정밀도	증폭비
VGA	640×480	4:3
SVGA	800×600	4:3
XGA	1024×768	4:3
SXGA	1280×1024	5:4
UXGA	1600×1200	4:3
QXGA	2048×1536	4:3
OSXGA	2560×2048	5:4
OUXGA	3200×2400	4:3

이와 같은 상황에서, 애광표시기판의 단선검사를 기준으로 검사장치를 활용해서 행하는데 있어서도, 본 발명은 효과를 발휘한다. 즉, 드레이인검시단자DTM의 크기를 조정해서, 이 드레이인검시단자DTM을 형성함으로써, 정밀도가 다른 복수종류의 애광표시판 PNL의 특성에 대해서, 검사율을 극복으로 하는 것이다. 본 발밀의 제 2구성에 비하여인정, 정밀도의 높이에 따라서 검시단자가 하고 넘는 배선수를 증가하여, 보다 많은 데이터선을 직렬로 접속해서 단선검사를 행한다. 또, 본 발밀의 제 1구성에 비하여보인, 검시장치의 위치제어복성을 두 26의 프로브아레이의 세율을 등에 대해서 개선하고, 이에 따라서 프로브를 이세하게 한다. 이 경우, 정밀도가 낮은 기종에 대해서는, 데이터선검시단자를 이것에 인접하는 데이터선 1개를 타고넘을 정도의 크기로 억제해도 단선검사를 할 수 있다. 이를테고 같은 경우에, 소정의 검사율 및 것을 구비한 검시장치에 의해, 정밀도, 또는 희연사이즈가 다른 애광표시장치의 기판의 단선검사를 행할 수 있다. 이 때문에, 종류가 다른 제품을 동시에 생산하는 제조공정에 있어서, 검사침을 교환하는 시간을 생략하고, 생산효율을 향상시킬 수 있다.

또, 본 발밀은, 상기한 비의 같은 1매의 TFT기판 TFTSUB에서 복수회 검시하는 경우에도 유효하니, 1매의 유리기판에 복수개의 TFT기판 TFTSUB를 배치하는, 소위, 다면취하기의 경우에는 더욱 유효하다. 즉, 다면취하기의 경우는, 구동장치 DR1, DR2에 의해, 꼬시침PRO1, PRO2를 인식시키는 기관이 커서서, 스테이지STG에 대한 위치및증불밀도를 충분히 확보하는 일이 곤란하기 때문에, 꼬시침PRO2를 접속시키는 검시단자DTM의 면적을 증대할 수 있는 본 발밀에 대해서 꼬시침PRO2와 검시단자DTM의 위치맞춤을 양호하게 유지할 수 있기 때문이다.

<접속배선DS1~3, GS1~3의 절단공정>다음에, 접속배선DS1~DS3, GS1~GS3를 절단하는 공정에 대해서 설명한다.

본 실시험때에서는, 후술의 제조공정에 의해서 제조된 TFT기판 TFTSUB을, 널도로 제조한 대량기판OPSUB을, 일정한 간격을 가지고 맞포개어, 맞붙인후에, TFT기판 TFTSUB의 외형으로부터 제품의 외형으로 하기 위하여 신시하는 유리기판의 전단공정에 있어서 절단한다. 접속선DS1~DS3, GS1~GS3에 대해서 전기적으로 접속된 데이터라인D1, 데이터라인D2, 이 절단공정에 대해서 절단선GCU1~4의 개소에서 절단되어, 인접하는 각 데이터라인DL, 각케이트라인GL이 전기적으로 끊기게된다.

<대량기판OPSUB>도 20) 표시한 바의 같이, 투명유리기판SUB는, TFT기판 TFTSUB에 액정층LC분의 간격을 두고서 대량해서 배치되어 있다. 이 대량기판OPSUB의 액정층LC분의 뒷면에는, 차광막(블랙매트릭스)BM, 적색, 녹색, 침색의 커러필터FL, 보호PSV2, 금동부양쇠소전극ITO2 및 배향막OR2가 순차적으로 적용되어서 형성되어 있다.

또, 상기 대량기판OPSUB의 반대쪽의 면위에는 전원층POL2가 맞붙어져 있으며, 이것과 TFT기판 TFTSUB의 박막트랜지스터TFT가 혼용되어 있어 있는 반대쪽의 면위에 있는 전원층POL1에 대해서 후파장을 전광하도록 되어 있다.

차광막BM과, Cr의 스며들침막, 흑색유기수지와 또는 흰색유기수지에 의해 형성되고, 차광의 동시에, 최소전극ITO1마다 맥자원상으로 광을 풀려하고, 콜러리스토를 형성시키는 블랙매트릭스의 역할도 하도록 되어 있다.

<TFT기판 TFTSUB과 대량기판OPSUB의 시험형태>상기한 TFTSUB과 대량기판OPSUB는, 수지제의 시일재에 의해 소정의 간격을 두고서 대량하고도 맞붙여 진다. 맞붙인 후의 기판풀부분의 구조를, 게이트선GTO의 게이트단자GTOP가 형성되지 않는 쪽을 예로도 27A에 표시한다. 도면중에 개시되는 구성요소는, 도 20)에 개시되는 것과 공통하니(통찰층주호가 뿐이다), 또 다음의 구성요소가 도 27A에서는 더 많아져 있다.

SL은 상기한 시일재로서, 예폭시수지나 이것에 티탄산화물을 첨가해서 구성된다. 대량기판OPSUB쪽에는, 보호막이 PSV2a, PSV2b의 2층으로 이루어져 형성된다. TFT기판 TFTSUB쪽의 형성된 최소전극ITO1과 함께 액정층LC에 전위차를 인가하는 대량전극ITO2를 사이에 두고 있다. 최소정보마다 전위가 변환하는 각 최소전극에 대하여, 대량전극ITO2는 차광의 차이에 삼관없이 소정의 전압밸류로 설정된다. 따라서, 대량전극ITO2는 도 27A의 우측에서부터 게이트로드자체의 기판풀부분까지 인장해서 형성하는 일이 많다. 그리고, 대량전극ITO2에 얹혀져가는 쌓이는 것을 피하기 위하여, 시일재SL내에 형성된 도체(도시생략)를 개재해서 TFT기판 TFTSUB쪽에 형성된 푸복회로(또는, 접지회로)에 접촉된다. 보호막PSV2b는, 이와 같은 대량전극ITO2의 보호와 시일재SL의 고장을 목적으로 한다. SIO는, 기판파이 이온위에 형성되는 게이트선GL(SUB1쪽)이나 차광막BM과 커러필터FL(SUB2쪽)과의 접착성을 향상시키기 위하여 형성되는 막으로서, 실리콘신회로(SIO

2)등에 의해 구성된다. GTM1, 2에 관해서는, 후술한다.

도 27A속의 GTM1, GTM2의 구성요소를 무시하면, 시일재SL주변에는 소워 데드스페이스가 존재한다. 예를 들면, 표시방식GSO를 뚫거나(기판풀)마다, 이것에 거칠기까지 차광막에 구의 '가장자리'의 위치에 의해 정의으로부터 시일재의 내연(양질층에 접하는 면, 도 27A에서는 우측)까지의 거리L1은 2mm보다 크게 설정되어 있다. 또, 기판풀부분으로부터 시일재의 외연(도 27A에서는 좌측)까지의 거리L2도 0.4mm정도 하여져 있다. 이를테우 대용해서, TFT기판 TFTSUB위에 상기 데드스페이스가 형성되어 있다.

도 27A속에 있어서, 거리L1은 2mm이상으로, 끝을 본은, 본 끝의 액정표시장치의 실장단계에서, 기판SUB상의 둘레가장자리를 몇는 브레이프R과 조합시켰을때의 충돌정밀도를 확보하는 점에서 중요하다. 또, 차광막BM의 끝부분(차광막자체와 외주)을 상기 시일재SL에 풀려싸인, 훈련하면 액정표시LC를 유지하는 '공간'에 대항시킬수는 차광막BM이 시일재SL을 넘어서 기판풀부분에 인장되지 않도록 하는 것이 주장되는 것이다. 그 이유는 다음과 같다.

차광막BM을 수지재에 의해 구성했을 경우, 기판절단시에 차광막의 끝부분이 벗겨져, 광을 누설시킬 가능성이 있었다. 이 차광막의 벗겨자는 원인으로서, 차광막과 그 주변의 구성요소와의 접착성이 강약을 생각할 수 있다. 도 27A에서는, 차광막BM을 기판SUB에 안정적으로 고정하기 위하여, SIO

2각 SIO를 형성하고 있다. 그러나, 차광막BM과 SIO

2각 SIO와의 접착강도는, 차광막BM과 그위기판GUB2를 기준으로 했기 때문에, 도 27A의 배치와 반대에 형성되는 보호막PSV2a와의 접착강도에 비해서 뛰어진다. 또, 차광막BM과 보호막PSV2a와의 접착강도는, 시일재SL과 보호막PSV2b와의 접착강도에 비해 뛰어진다. 따라서, 차광막BM과 SIO

2각 SIO와의 접착부는, 기판절단등에 의한 외부로부터 가해지는 힘의 영향에 대해서 해외하다. 또, Cr와 같은 접착력에 뛰어난 차광막자체를 제공해도, 상기의 접착강도를 규정하는 조건을 고려하면, 차광막BM이 기판SUB(또는 이 위의 층)의 상면으로부터 벗겨지는(또는) 가능성이 부정할 수 없다.

이와 같은 과제에 대하여, 도 27A가 표시한 바와 같이 차광막BM을, 그 끝부분이 시일재SL위에 도달하지 않도록, 기판SUB의 시일재에 풀려싸이는 안내와 수용하는 것이 주장된다. 그리고, 구체적인 일에 있어서는, 시일재의 내연(액정층에 접하는 면, 도 27A에서는 우측)과 차광막BM부분과의 거리L3은 0.2mm이상 확보하는 것이 바람직하다. 또한, 차광막BM끝부분의 외주로부터 누설되는 광은 액정표시장치의 실장단계에서 기판SUB상면의 둘레가장자리를 닦는 트레이F1에 의해 차단된다.

한편, 유리기판(앞에서 설명한 모유리)을 절단해서 개개의 액정표시기판으로 분리할때, 절단부로부터 도 27B에 표시한 굽월이 발생하는 일이 있다. 도 27B는, 도 27A(단면도)의 기판SUB1, SUB2의 층계별부분을 편면방향에서 뺏을때의 굽월을 소례지한 것으로서, 생략유리(遮光玻璃)의 조개접합과 같은 모양의 오목부가 기판면에 발생된다. 따라서, 이 오목부가 TFT기판 또는 대량기판과 시일재SL의 층계부에 이르렀을때, 조정층으로부터의 액정조성층의 누설이 발생한다. 그리고, 통상 이오목부의 침입거리L4는, 풍경에서 약 0.2mm, 평균으로 0.3mm일 때는 증우가 있다. 이와 같은 상황에 비추어, 액정표시기판내의 회로와 그 외부회로에의 접촉에 시용하지 않는 광물분이이로, 그 기판GUB1, SUB2의 끝부분과 시일재SL의 외연과의 거리L2를, 적어도 0.3mm보다 크거나, 예를 들면 0.35mm이상, 바람직하게는 0.4mm이상으로 하고 있다.

상기 한 바와 같이 표시영역GSO의 외주에 필연적으로 발생하는 데드스페이스의 길이와 앞에서 설명한 검사프로브의 형상을 고려하면, 본 발명의 검시단자GTM의 위치는, 도 27A에 표시한 바와 같이, 표시영역GSO의 외주와 시일재SL과 사이(GTM1)라도, 시일재SL의 바깥쪽과 기판글루분지의 시이(GTM2)리도 된다. 전자의 구성에 있어서, 역정표시장치를 조립해서 구동시킬때, 검시 단자GTM1이 이것이 가장가까운 회소전극ITO와 접촉에 간섭하는 염려가 있는 경우는, 검사단자GTM1과 상기 회소전극과의 대향하는 철부분의 거리L5을 해당 회소전극의 길이(여기서는, 케이트선을 띠는 길이)L6보다 크게하는 것을 추장한다. 이상의 의문은, 데이터선에서도 미친가지로 성립되어, 이 경우 상기한 회소전극의 길이L6은 문제기 되는 검사단자가 접촉되어 있는 '데이터선'을 따를 길이어서 중의된다.

< TFT기판 TFTSUB의 제조방법> 다음에, 상기한 역정표시패널PNL의 TFT기판 TFTSUB의 제조방법을 도 4, 도 5~도 15를 사용해서 설명한다.

도 4는 TFT기판 TFTSUB의 제조공정의 흐름을 1~5의 공정으로 통합한 순서도이다. 도 5~도 15는, 도 4공정 1~5에 대응해서 표시한 단면구조도이다.

도 5~도 10은, 도 3의 A1~A2절단선 단면도(즉, 도 2의 TFT기판)에 대응한다. 즉, 도 4의 공정 1~5에 있어서의 TFT기판 TFTSUB의 케이트라인GL과 데이터라인DL의 교차부로부터 회소전극ITO를 가로자르고, 또 상기 케이트라인GL을 가로자르는 단면도이다.

도 5, 도 11~도 15(A)는, 도 1(C)의 B1~B2절단선 단면도(즉, 도 1(A))에 대응하고, 도 11~도 15(B)는, 도 1(C)의 C1~C2절단선 단면도(즉, 도 1(B))에 대응한다. 즉, (A)는 도 4의 공정 1~5에 있어서의 프레인점시단자 DTM을 포함한 데이터라인DL의 단면도, (B)는 도 4의 공정 1~5에 있어서의 케이트점시단자 GTM을 포함한 케이트라인GL의 단면도이다.

이하, 각 공정에 대해서 순서를 따라서 설명한다.

<공정 1> 도 4에 표시한 바와 같이, 먼저, 투명유리기판SUB1을 준비하고, 그 한쪽(액정충족)의 표면위에, 케이트라인GL을 형성하기 위하여, Cr과 Mo의 합금막을 스퍼터링에 의해 형성한다.

이어서, 이 합금막위에 포토리소그라피처리(이하 포토리라비 약기함, 제 1포토)에 의해서 소정매연의 미스크막(포토에지스트막 등, 이하 미간가지)을 형성한다.

그후, 상기 합금막을 선택적으로 에칭하여, 소정매연의 도전막dt1을 형성한다(도 5, 도 11참조). 본예에서는, 숨식에칭액으로서, 평도 15wt%질도의 질산제2세를 압도능률액을 사용해서 숨식에침처리를 행하였다.

<공정 2> 다음에, 상기 도전막dt1을 형성한 투명유리기판SUB1위에, 예를 들면 플라즈마CVD법에 의해 질화Si막(SiN막)G1, 흡비침출Si반도체층AS1 및 n형 비정질Si반도체층dO를 순차적으로 형성한다.

이어서, 포토리자(제 2포토)에 의해서 미스크막을 형성한다.

그후, 6불화유황(SF₆)과 염화수소(HCl)의 혼합가스를 사용하여, n형 비정질Si반도체층dO, i형 비정질Si반도체층dS를 에칭시켜하고, 소정의 매연을 형성한다(도 6, 도 12참조). 이 공정에 의해, 백박트랜지스터TFT의 세밀부나, 케이트라인GL과 데이터라인DL의 교차부 및 이를 주변(도 3참조)을 형성한다. 이때, 상기 에칭에 있어서 i형 비정질Si반도체층dS는 전시(焼き)가 없도록, 질화Si막G1의 표면이 노출된후도 얼미동안 에칭을 하기 때문에, 질화Si막G1의 표면은 약간이지만 에칭된다.

<공정 3> 다음에, 이 투명유리기판SUB1위에, 소스전극SD1, 데이터라인DL(드레인전극)(데이터라인DL의 드레인단자DTM이나 드레인점시단자DTM과 접속되는 부분을 포함함)을 형성하기 위하여, Cr과 Mo의 합금막을 스퍼터링에 의해 형성한다. 또는, Cr과 CrMo의 합금막과 Cr막과의 적층이리도 된다.

이어서, 이 합금막위에 포토리자(제 3포토)에 의해서 미스크막을 형성한다.

그후, 상기 금속막을 선택적으로 에칭하여, 소정의 매연을 형성한다(도 7, 도 13참조). 이 공정에 의해, 데이터라인DL, 드레인단자부 DTM, 드레인점시단자 DTM, 소스전극SD1을 구성하는 도전막dt1을 소정의 형상으로 가공한다.

다음에, 상기 공정에서 형성된 도전막dt1의 미스크막을 이용해서, n형 비정질Si반도체층dO를 SF₆과 BCi₃(3영회봉소)의 혼합가스를 사용해서 선택적으로 드라이에칭제거한다(도 8참조).

<공정 4> 다음에, 이 투명유리기판SUB1위에, 플라즈마CVD법에 의해 보호막PSV1이 되는 질화Si막을 형성한다. 악두께는, 2000~6000Å 정도이다. 본예에서는, 3000Å로했다.

이어서, 포토리자(제 4포토)에 의해서 상기 질화Si막의 위에 미스크막을 형성한다.

그후, SF₆과 산소의 혼합가스를 사용하여, 상기 질화Si막을 에칭한다. 이 공정에 의해서, 소스전극SD1과 접속하는 쿨란트홀CH, 드레인단자DTM, 드레인점시단자DTM 및 케이트단자GTM, 케이트점시단자GTM의 접속부의 보호막PSV1을 제거한다(도 9, 도 14참조).

<공정 5> 다음에, 이후 투명유리기판SUB1위에, ITO막으로 이루어진 도전막d2를 스퍼터링에 의해 형성한다.

그후, 도전역d2를 HB-(드롭최수소)온액에 의해 선택으로 예칭하여, 화소전극ITO를 형성한다(도 10, 도 15참조). 이때, 화소부의 분해트噜C, 게이트판GTM, 드레인판DPM, 드레인경판DPM의 노출된 금속막면은, 상기 도전역d2(ITO막)에 의해서 파복된다. 이 단자부의 도전역d2는, 아래에 있는 금속막과 전기적으로 접속되어, 상기 도전역d2와 접속되는 구동IC로부터의 접속선호를 게이트라인GL, 데이터라인DL에 전달하는 작용의에, 단자부의 상기 금속막을 포식 등의 회화 반응이나 기계적인 파손으로부터 보호하는 작용을 한다.

이상의 과정을 가지고, TFT기판 TFTSUB의 각종 막작층공정이 완료된다.

실시형태 2분 발광의 실시형태 2를 도 18을 사용해서 설명한다. 도 18은 상기 실시형태 1의 도 16과 마찬가지의 도면이며, 기판 팔단선의 TFT기판 TFTSUB의 개략면도중, 데이터라인DL부분만을 표시한 도면이다. 본 실시형태도, TCP방식의 구동IC를 사용하는 경우이다.

TFT기판 TFTSUB의 제조방법은 실시형태 1과 마찬가지이다. 본 실시형태에서는, 이하로 3가지점에서 실시형태 1과 다르다. 즉,

(a) 공통단락배선(도 16의 DCL), 검시단자(DCT), 접속배선DS3을 가지지 않는다.

(b) 4개의 데이터라인DL1, DL2, DL3, DL4를 1초로해서 접속배선 DS1, DS2를 개재해서 전기적으로 접속하여, 검시용 실시한다.

(c) 실시형태 1에 있어서의 검시단자DCT의 기능은, 검시단자 DTM2를 사용한다.

본 실시형태에서는, 공통단락배선(도 16의 DCL)을 배치하는 부분의 면적분을 없앨 수 있어, 보다큰 표시영역OSO를 얻어 가능하게 된다.

이상, TCP방식의 액정표시장치에 있어서, 실시형태 1에서는, 3개의 데이터라인DL을 한겹번에 접사하는 방식에 대해서, 실시형태 2에서는, 4개의 데이터라인DL을 핫컷번에 접사하는 방식에 대해서 각각 설명하였다. 즉, 실시형태 1에서는, 출수개의 데이터라인DL의 동시에 시가 가능하고, 실시형태 2에서는, 수수개의 데이터라인DL의 동시에 시가 가능하다. 실시형태 2의 쪽이, 검시단자DTM2의 연결을 더욱 즐겁게 수 있다. 물론, 핫컷번에 접사하는 개수를 더로 많게 해도 된다.

또, 본 실시형태 2에 있어서도, 게이트라인GL에 대해서도, 실시형태 1과 마찬가지로 도 11C에 표시한 바와 같이, 게이트검시단자GTM, 접속배선GS1~3, 게이트라인공통단락배선GCL, 검시단자GCT를 형성함으로써, 게이트라인GL의 단선검시도 가능하다.

실시형태 3상기 실시형태 1, 2는 TCP방식의 액정표시장치이니, 본 실시형태 3은, FCA(flip chip attachment)방식의 구동IC를 사용하는 경우이다. TFT기판 TFTSUB의 제조방법, 단선검시방법은 실시형태 1과 마찬가지이다.

도 19는 기판절단전의 TFT기판 TFTSUB의 개략면도중, 데이터라인 DL부분만을 표시한 도면이다. 즉, 도 19는 실시형태 1의 도 1(C)에, 도 20은 도 16에 각각 대응하고 있다.

DFCA1은 TFT기판 TFTSUB위에 설치되는 구동IC칩(도시생략)의 입력단자가 접속되는 단자, DFCA2는 구동IC칩의 출력단자가 접속되는 단자, DFPC는 구동IC에 외부로부터 신호를 입력하기 위한 FPC(Flexible Printed Circuit)가 접속되는 단자, GFC1은 구동IC칩의 입력단자가 접속되는 단자, DFCA2는 구동IC칩의 출력단자가 접속되는 단자, DFPC는 FPC가 접속되는 단자이다.

실시형태 1과의 상이점은, 데이터라인DL의 접속배선DS1, DS3, 게이트라인GL의 접속배선GS1, GS3의 접단방식이다. 본 실시형태에서는, 절단선GCTU1, 2의 구조에서 접속배선DS2, GS2를 절단하는 유리기판 절단공정과는 별도의 공정에서, 절단선LCUT1, LCUT2를 빠리서 접속배선 DS1, 3, GS1, GS2를 레이저광에 의해서 절단한다. 절단선LCUT1, LCUT2는, 구동IC(도시생략)의 실장부분 아래에 배치할 수 있어, TCP방식과 비교해서 세제품의형상을 개작할 수 있다. 본 실시형태에 표시한 바와 같이, 본 발명은 FCA방식에도 유효한 것을 알 수 있다.

<데이터선의 외부회로와의 접속형태> 여기서는, 앞에 설명한 실시형태 1, 2를 포함해서, 데이터선과 외부회로를 접속하는 단자의 구조를 상이한 단자DFCA를 예로 도 28을 참조해서 설명한다. 도 28은, 표시영역을 사이에 두고 대칭하는 검시단자DTM(좌측)과 외부회로의 접속단자DFCA(우측)를 표시영역의 상세를 세워하고 표시한 것이다.

실시형태 1에서 설명한 프로세스를 사용해서 실현할 수 있는 단자구조는, 도 28A 및 B이다. 도 28A의 구성은, 데이터선DL을 단자DFCA까지 인장할 수 있는 것이다. 즉, 단자로부터 TFT의 드레인전극까지의 저항률을 내릴 수 있는 이점이 있다.

이에 대하여, 도 28B에서는, 이를 끌고 드롭접점속에 의해 형성되는 데이터선DL로부터 화소전극과 함께 형성되는 ITO1의 부설에 의해 보호막PSV1 위로 회로를 끌어올려서 단자를 형성한다. 따라서, 데이터선DL이 폭비로(straight)오늘 도 28A의 구성에 비해서 저항률이 줄어들 가능성이 있다. 그러나, 평반한 표면을 형성하기 쉬운 보호막PSV1위에서 외부회로와의 전기적접속율을 통하기 때문에, 그 신뢰성을 높이는 일을 기대할 수 있다.

또, 도 28B의 구성은, 본 실시형태의 FAC설정에 있어서도 실시의 형태 1과 같은 기판절단에 의해 단선검사용 접속배선 GS1, GS3, DS1, DS3를 절단할 수 있다. 먼저, 도 19의 DFCA1, GFC1, DFCA2, GFCA2, DFPC, GFPC은 모두 모호의 PSV1위에 형성된다. 도 28B의 우측을 형조하던, 모호막PSV1위를 우측으로 뺀 도전막ITO1이 1개소(DFCA2~DFCA1)에서 분단되는 형태가 된다. 한편, DS1, DS3, GS1, GS3의 각 배선은 보호막PSV1위에 펴어올리는 일없이, 그 아래를 데이터선DL, 게이트선GL 그대로, 공통단락배선 DCL, GCL 또는 그 근처에 이를떼끼지 인장한다. 도 28B의 우측에 있어서, 데이터선DL을 우측쪽으로 연

등하는 이미지이다. 이상과 같이, DS1, DS3을 DFCA1, DFCA2, DFPC에 보호막PSV1을 경계해서, GS1, GS3을 GFCA1, GFCA2, GFPC에 게이트진언막G1 및 보호막PSV1을 경계해서 일체교차시켜 기판도 주부로 연장하면 되는 것이다.

도 2BC는, 데이터선DL을 게이트질언막G1외로부터 기판SUB1쪽으로 떨어뜨려서 단자DFCA를 구성하는 것이다. 이 때문에, 게이트진언막G1과 보호막PSV1을 한 번에 행하는 실시형태 1과 공정 4를 이용할 수 없다. 그러나, 기판SUB1표면이라고 하는 평면면이 보증면 면에 외부회로와의 접속단자를 형성하기 때문에, 신뢰성은 좋고, 또 성약(威儀)결과의 여하에 상관없이 기판위에 있어 서로의 단자형성위치(놓이기)가 변화하지 않는 것도 이점이다.

외부회로와 데이터선 또는 게이트선과의 접속단자에 놓여야 하며, 도 2BA~C에 개시된 어느 구성을 분별할 시 실시를 방해하는 것은 아니다. 프로세스 또는 설비의 어느 것을 우선으로 하느냐에 의해, 실시형태는 바꿀 수 있는 것이며, 경시단자를 ITO이외의 애플립면 금속재료에 의해 구성하는 것도 가능하다.

<액정표시모듈의 전체구성>도 22는 도 19에 표시한 액정표시파널PNL을 실장한 액정표시모듈MDL의 분체사시도이다.

SHD는 금속판으로 이루어진 시일드케이스(예찰포함하여라고도 함), WD는 표시창, SPC1~4는 절연스페이서, FPC1, 2는 접어 구루루 다층가로성화로기판(FPC1은 게이트필름 회로기판, FPC2는 드레인쪽회로기판), PCB는 인버웨이스회로기판, ASB는 조립(assemble)된 구동회로기판부속제작표시소자, PNL은 및 모개어진 2배의 절연접착기판의 한쪽의 기판위에 구동IC를 탑재한 액정표시내부, GC1 및 GC2는 고무우선, PRS는 프리풀리시트(2개), SPS는 확산사시트, GLB는 도광판, RFS는 반사사시트, MCA는 일체형형에 의해 확장된 아래쪽케이스(플드케이스), LP는 형광판, LPC는 팬드케이블, LCT는 인버터통의 접속거버너, GB는 형광판 LP를 지지하는 고무부시이며, 도연에 표시한 바와 같은 상하의 배치관계에 의해 각 부재가 표고설여져서 액정표시모듈MDL이 조립된다.

<액정표시모듈MDL을 실장한 점보자리>도 23은 액정표시모듈MDL을 실장한 노트북형의 개인컴퓨터 또는 워드프로세서의 시시도이다.

실시형태 4본 실시형태 4도, FCA방식의 구동IC를 사용하는 경우이다.

도 21은 실시형태 2의 도 18에 내용하는 도면이며, 기판절단진의 TFT기판 TFTSUB의 개략형면도중, 데이터라인DL 부분만을 표시한 도면이다.

본 실시형태는, 실시형태 2(도 18)에서 표시한 짜수계의 데이터라인DL을 1조로해서 한껏번에 겸시하는 방식을 FCA방식으로 실시한 것이다. 접속배선DS1, DS2의 절단방법은, 실시형태 3과 마찬가지이다. 즉, 접속배선 DS2는 절단선SCUT1에서의 유리접 단면에 의해 절단하고, 접속배선DS1은 절단선LCUT1에서 헤이저광에 의해 절단한다. 본 실시형태에서도, 실시형태 2에서 설정한 공동단락배선DCL의 생략에 의한 외형의 속도, 실시형태 3에서 설정한 FCA방식에 의한 외형속도의 효과가 있다.

이상 본 발명을 실시형태에 의거해서 구체적으로 설명하였으나, 본 발명은 상기 실시형태에 한정되는 것은 아니며, 그 오지랖을 활용하지 않는 범위에 있어서 어려가지 번경가능한 것을 물론이다. 이를 둘면 본 발명은, 표지가 게이트라인의 애플립면 13로 작용 데이터라인에 적용해서 효과가 크니, 게이트라인에 적용해도 되고, 또 데이터라인과 게이트라인의 양쪽에 적용해도 되는 것을 말할것도 같다. 또, 설치 시설에서에 따른, 경시단자DTM, GTM과 바깥쪽에서 GCTU1, GCTU2에 의해 기판TFTSUB를 절단하여, 경시단자DTM, GTM을 파기하도록 해도 된다. 또, 세로전계식이나 가로전계식의 엑티브메트릭스방식의 액정표시장치와 데이터라인이나 게이트라인에도, FCA방식의 액정표시장치에도, 또는 단출마트릭스방식의 액정표시장치의 디퍼팅상투형회소전극에도 적용가능하다. 이를의 바탕에 이선의 끊가지를 다음과 소개한다.

<바이애이선1>상기한 실시형태에서는, 경시단자 및 회소전극을 다같이 보호막PSV1위에 형성하였으나, 특히 표시장치에 형성되는 배향막ITO1과의 접봉성을 높이기 위해, 보호막PSV1의 형성을 2번의 공정으로 나누고, 회소전극ITO1을 경시단자ITO1보다 기판쪽으로 형성해도 된다. 이 애플립, 도 29A 및 B에 표시한다.

표제로서는, 보호막PSV1a를 형성한 후, 일단 이것만을 예상해서, 박막트랜지스터TFT의 소스전극SD1을 노출시킨다. 그리고, ITO막을 형성하여, 회소전극을 박막트랜지스터TFT의 소스전극SD1을 겹친다. 이해를 위해 도시한 보호막PSV1a, b사이의 계열은, 세로 및 악성조건에 따라, 전자기학적으로 거의 보이지 않게 되는 일이 많다. 경시단자의 형성순, 실시형태 1에 준해서 보호막PSV1a, b 및 게이트선G1을 둘로공정에서 예상하여, 도시한 데이터선DL 및 도시한원 게이트선을 노출시킨다.

이 구성을, 회소전극을 구성하는 ITO1의 표면의 조도(粗度)가 문제로 되는 경우에 효과적이다. 회소전극이 보호막PSV1b를 씌워져 있는 만큼, 정전기가 둘어가기 어려운 것도 이점이다. 또, 회소전극과 경시단자를 다른 곳장에서 형성하므로, 경시단자의 채용률 저유리성에 신경쓸 수 있다.

<바이애이선2>앞에 설명한 바와 같이, 표시방식의 정밀도가 형상화면 특히 데이터선의 선폭 및 간격이 이세화된다. 그리고, 데이터선이나 게이트선으로부터 경시단자를 인출하기 위하여 보호막PSV1에 형성하는 구멍도 이세화되지 않을 수 있다.

이와 같은 상황에 있어서의 본 발명은, 도 30에 표시되는 단면형태에 의거해서, 실시된다. 이 도면은 도 1A에 상당한다. 도체재료에 의해 구멍을 예우고, 그 밖부분에 노출하는 데이터선DL과 커넥트를 취하여, 보호막PSV1위의 경시단자에 도동시킨다. 도전재로로서는, 반도체디바이스의 커넥트를 접속하여 사용하는 다결정실리콘 등이 추장된다.

<바이애이선3>본 발명의 만нес스위칭형 엑티브메트릭스액정표시장치(이후, IPS형 액정표시장치라 부른)에의 응용에 대해서 설명한다. 이 종류의 액정표시장치는, 액정조성물의 제작을 제어하는 전개의 인가방향에 특징이 있다. 실시형태 : ~4에 표시한

액정표시장치나 페시브매트릭스액정표시장치가 세어진계를 대향하는 기판사이에 인가하는 대 대체, 이 종류의 액정표시장치는, 그 기판의 면을 다른 방향으로 세어진계를 인가한다. 이 특징에 의해, 이 종류의 장치는, 가로전계형 액정표시장치라고도 호칭된다. 대하여 대해, 실시한대 1~4에 기재된 장치는, 세로전계형 액정표시장치라 호칭된다.

일반적인 IPS는 액정표시장치의 구성을 도 31A의 평면도와 도 31B의 단면도에 의해 설명된다. 도 31A의 평면도는, 1개의 회소와 이것을 둘러싸는 배선의 상태를 표시한 것으로서, 회소영역이 2개의 게이트선GL과 2개의 데이터선DL에 둘러싸이고, 그 교차점의 하나에 회소를 구성시키기 위한 토렌지스터가 형성되는 구성을 도 3의 액정표시장치와 공통된다. 단, 다음의 상이가 있다.

토렌지스터의 소스전극(정의는 실시한대 1과 동일)으로부터 뻗는 회소전극PX는, 차광작(맞대향하는 기판의 적어도 한쪽에 형성)의 개구부(GD)에 의해 배경되는 회소영역전체에 형성되지 않는다. 이 때문에, 회소전극PX는, 광을 차단하는 재료로도 구성될 수 있다. 또, 회소전극PX와 함께 액정조성판의 배열을 제어하는 전계를 형성하는 대향전극CT가 회소전극PX와 동일기판위에 형성된다. 고려는 특장을 기준다. 이 때문에, 대향전극에 소정의 전위를 부여하고 또는 이것으로부터 양에전하를 제거하도록 하는 배선(대향전극선CL)이 필요하게 된다.

IPS형 액정표시장치의 동작기능은, 도 31A의 A-A'사이의 파선을 따른 도 31B의 단면도에 의해 설명된다. 도 31B는, 설명을 위하여 차소전극PX의 우측의 척적에서 액정분자MOL(가늘고 평평한 분자구조를 원기둥으로 간주하고 있다)의 방향과 차우 분자의 네행 방향을 서로 물리계하고 있다. 실제의 화상표시율집에 있어서는, 척적의 액정분자MOL은 회소전극PX와 대향전극CX와의 사이에 형성되는 전계에 따라서 회소전극PX를 중심으로 거의 동일하게 배향된다. 도시된 우측의 분자는, 전계가 인가되지 않는 경우의 자진(斷續)으로 직향하는 배향을 표시하고, 척적의 분자는 점문 차설표시선으로 표시된 전계가 인가되었을 때의 배향을 표시한다. 그리고, 우측면과 그 구동등의 소위별자기로 형성되는 기판SUB1에 대향하는 기판SUB2의 액정층에 대향하는 면에는, ITO를 으로 이루어진 도전막은 형성되지 않는다. 또, 이면에 성악되는 배선중, 비저항치가 가장 높아질 가능성이 있는 차광BMW 및 청색필터FL은, 각각의 비저항치가 1x10

6Ω·cm이상의 페로제로 재료가 선정되어 있다. 그 이유는, 도 31B에 표시한 전계의 방향을 바꾸어 버리기 때문이다.

상기한 특장을 기진 IPS형 액정표시장치에 본 발명을 적용한 일례를 도 32로 표시한다. 참조부호의 거의 모두는, 실시한대 1의 도 1C나 도 1B에서 설명한 것이며, 데어터선에서 판에서는 상기 실시한대 1~4와 거의 동일한 요원으로 실시할 수 있는 것은 밝혀졌다. 도면증에서, 데이터선DL 및 게이트선GL의 외부회로와의 접속단자는 DTR, GTR과 각각 표시하고, 그 접사단자와 데이터선CL 또는 게이트선CL과 콘택트하는 부분을 점화, 보호막PSV1위에 형성되는 부분을 크게 표시하였다. 또한, 훈련된 영역(70)은 1회소를 표시한다.

그러니, 게이트선GL에 있어서의 실시에 있어서는, 도 31A의 설명에서도 언급한 게이트선GL을 따르고 또한 이것과 동일한 면을 쌓아 이루어져 뻗는 대향전극선CL(도 32에는 파선으로 표시)의 존재에 배려하지 않으면 안된다. 대향전극선CL마다의 전위의 상이에 의해, 게이트선마다의 계조에 불균형이 나오지 않도록, 복수의 대향전극선CL은 공동의 배선(여기서는, 공동대향전극선이라 부른다)CCL에 접속되고, 이것에 형성된 단자 CLR에 의해 진위가 부여된다. 따라서, 단선검사시에 복수의 게이트선을 직렬로 접속하도록 배선을 형성하면, 대향전극선CL에 반드시 달아, 공동대향전극선CCL에 도통한다.

따라서, 도 32의 구성에서는, 표시됨의 사이에 두고 상기 공동대향전극선CCL과 대향하는 쪽에 게이트선GL의 외부회로와의 접속단자GTR를 형성하고, 게이트선을 이것과 생활 이루는 대향전극선CL과 직렬로 배선하고, 겸사단자GTM과 단자CLR에 프로트를 접속시켜 단선검사를 행하도록 하였다. 여기서 게이트선의 겸시단자GTM은 게이트선마다 위치를 어긋나게 하고 있으나, 그 보호막PSV1위에 형성되는 부분(부분)의 면적에 따라서는 일률로 배열해도 된다.

<바라에이션 4>본 발명을 페시브매트릭스형 액정표시장치에 적용한 예를, 도 33로 표시한다. 도 33A와 같이, ITO 등의 투명도 전막으로 이루어진 복수의 회상신호선PL1이 기판위에 배열되어 형성되어 있다. 이 기판에 액정층을 개재해서 대향하는 제 2회 기판위에는, 액정표시장치를 조립한 단계에서, 회상신호선PL1과 교차하도록 복수의 회상신호선PL2(파선으로 표시)가 형성되어 있다. 이 회상신호선PL1, PL2는, 서로 대향하는 양쪽에서 1층의 회소전극PX1, PX2를 형성한다. 회상신호선PL1에는 단자PTR를 부터 회상신호가 입력된다.

이 회상신호선PL1의 꼴분면에는, 3개 간격으로 겸시단자PTM이 형성되고, 겸시단자를 가진 회상신호선PL1은, 이것에 별도하는 2개의 회상신호선PL1의 배선PS를 개재해서 직렬로 배선되어, 다른단자PSO에 도통한다. 단선검사시, 겸시단자PTM의 각각의 단자PSO에 점화프로토를 접속시켜서 행한다. 배선PS는, 상기 단자PTR과 함께 형성된 O형의 고정점접속으로 이루어지고, 단선검사시에 접단선OCUT1, 2를 따른 기판의 절단에 의해 제거된다.

도 33B는, 도 33A의 a-a'단면을 표시한다. 기판SUB1위에 산화실리콘막SIO를 개재해서 형성된 투명도전막ITO1a가 상기한 회상신호선PL1과회, 이것을 쌍으로 보호막PSV1위에 형성된 투명도전막ITO1b가 상기한 겸시단자PTM이 된다.

도 34는, 상기한 겸시단자의 구조를 회소전극에 적용한 예를 표시한다. 즉, 도 34A 및 그 b-b'단면을 표시한 도 34B로부터 명백한 바와 같이, 회상신호선PL과 회소전극PX1을 기능마다 나누어 구성된다. 즉, 전자는 기판SUB1위에 산화실리콘막SIO를 개재해서 형성된 도전층으로서, 그 구성재료는 광투과율의 관계없이 선정할 수 있다. 한편, 후자는 상기 도전층으로부터 이것을 쌍으로 보호막PSV1위에 행하는 투명도전막이다. 그리고, 겸시단자PTM은 도 1A에 있는 단면형상을 표시한다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면, TFT기판의 제조공정에 있어서의 단선검사시의 겸시침과 겸시단자와의 접촉불량에 의한 겸사불량을 왕자하고, 고수율, 고정밀의 액정표시장치를 제공할 수 있다.

침구1

액정총을 개재해서 다른쪽의 기판과 서로 대향대치하여 액정표시매널을 형성하는 기판의 면에, x방향으로 빌어있고 또한 y방향으로 넓게된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 빌어있고 또한 x방향으로 넓게된 복수개의 데이터라인과.

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 온되는 스위칭소자와, 이 온된 스위칭소자를 개재해서 상기 데이터라인으로부터의 영상신호를 공급하는 화소전극을 형성한 액정표시기판에 있어서,

상기 면위에, 인접하는 2개이상의 상기 데이터라인 또는 게이트라인을 전기적으로 접속하는 배선을 형성하고,

상기 데이터라인 또는 게이트라인의 경시단자, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 배치한 것을 특징으로 하는 액정표시기판.

침구2

제 1항에 있어서, 상기 배선을, 기판절단선의 바깥쪽의 해당 액정표시기판의 끝부분에 형성한 것을 특징으로 하는 액정표시기판.

침구3

액정총을 개재해서 서로 대향대치된 1쌍의 기판중, 한쪽의 기판의 상기 액정총쪽의 면에, x방향으로 빌어있고 또한 y방향으로 넓게된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 빌어있고 또한 x방향으로 넓게된 복수개의 데이터라인과.

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 온되는 스위칭소자와, 이온된 스위칭소자를 개재해서 상기 데이터라인으로부터의 영상신호를 공급하는 화소전극을 형성한 액정표시매널을 가진 액정표시장치에 있어서, 상기 면위에 형성한 상기 데이터라인 또는 게이트라인의 경시단자, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 배치되어 있는 것을 특징으로 하는 액정표시장치.

침구4

액정총을 개재해서 서로 대향대치된 1쌍의 기판중, 한쪽의 기판의 상기 액정총쪽의 면에, x방향으로 빌어있고 또한 y방향으로 넓게된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 빌어있고 또한 x방향으로 넓게된 복수개의 데이터라인과,

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 온되는 스위칭소자와, 이온된 스위칭소자를 개재해서 상기 데이터라인으로부터의 영상신호를 공급하는 화소전극을 형성한 액정표시매널을 가진 액정표시장치의 제조방법에 있어서,

상기 면위에, 인접하는 2개이상의 상기 데이터라인 또는 게이트라인을 전기적으로 접속하는 배선을 형성하고, 상기 데이터라인 또는 게이트라인의 경시단자, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

침구5

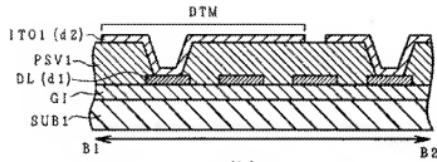
제 4항에 있어서, 상기 배선을, 기판절단선의 바깥쪽의 상기 한쪽의 기판의 끝부분에 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

침구6

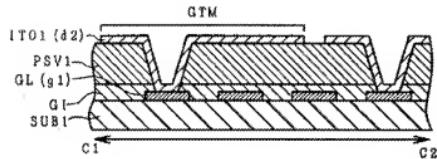
제 4항에 있어서, 상기 데이터라인의 단선점시후, 상기 한쪽의 기판을 절단하고, 상기 배선을 절단하는 공정을 가진 것을 특징으로 하는 액정표시장치의 제조방법.

도면**도면1**

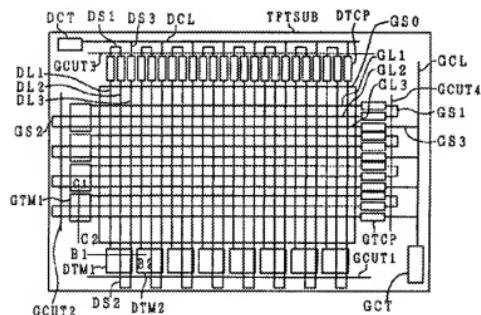
(a)



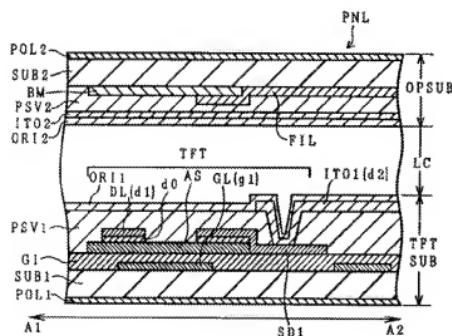
(b)



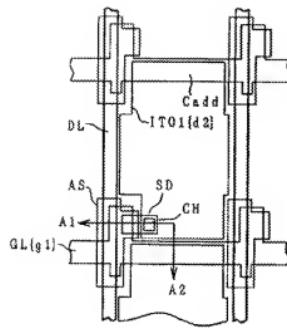
(c)



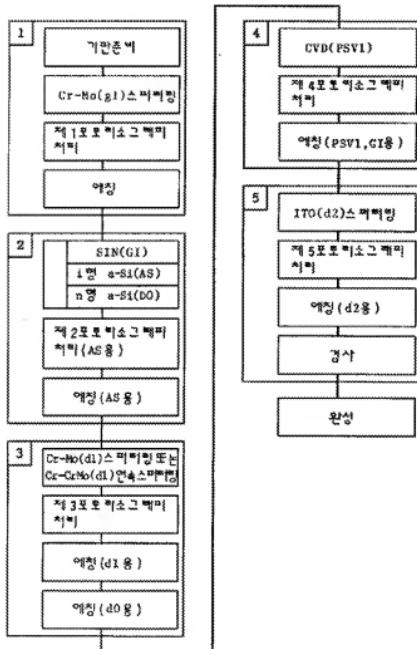
도면2



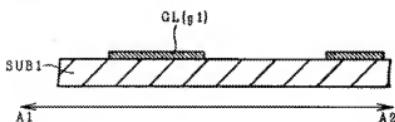
도면3



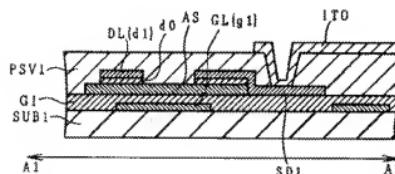
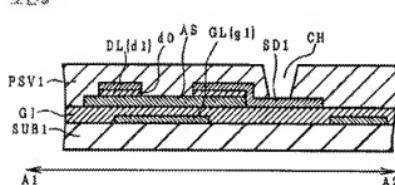
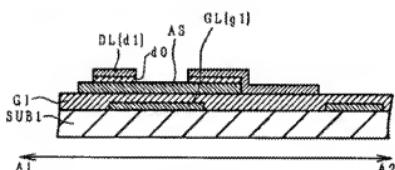
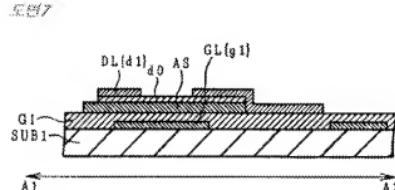
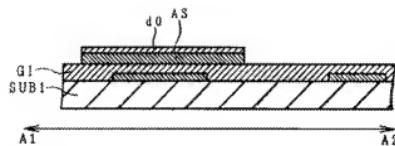
도면4



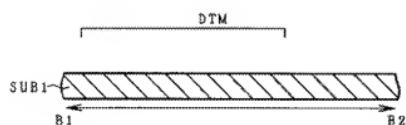
도면5



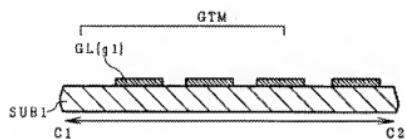
도면6



(A)

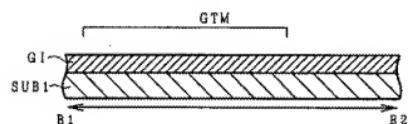


(B)

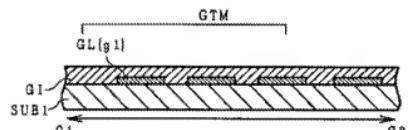


도면12

(A)

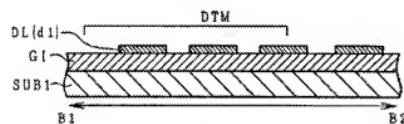


(B)

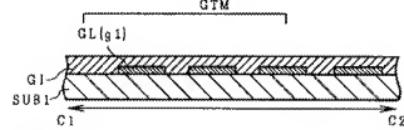


도면13

(A)

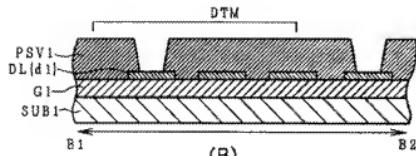


(B)

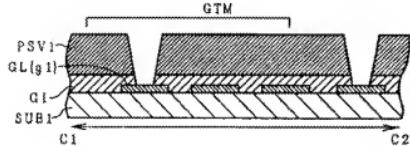


도면14

(A)

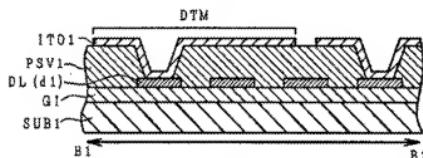


(B)

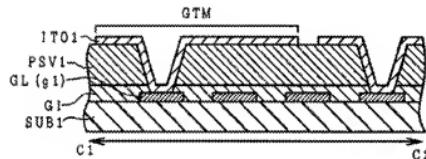


도면15

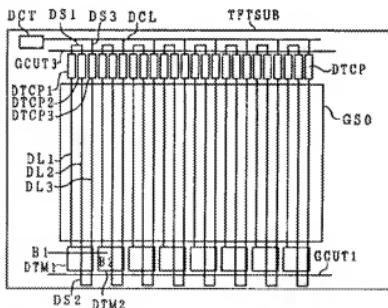
(a)



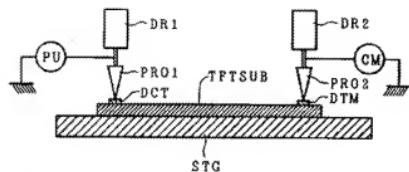
(b)



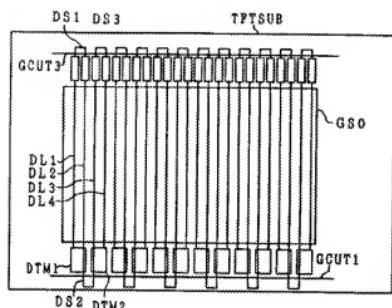
도면16



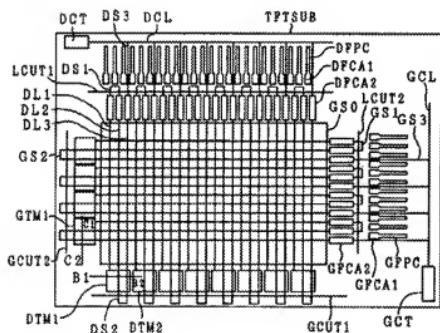
도면17



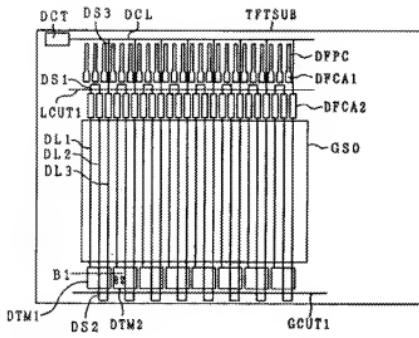
도면18



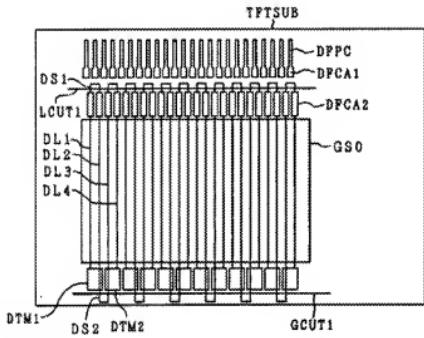
도면19



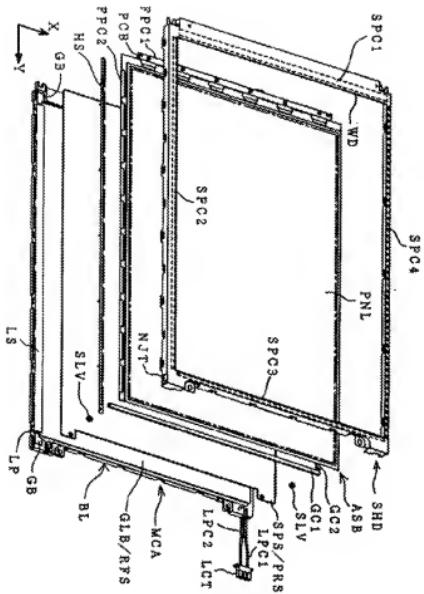
도면20



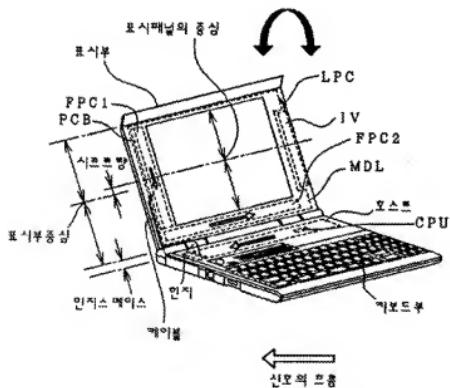
도면21



도면22

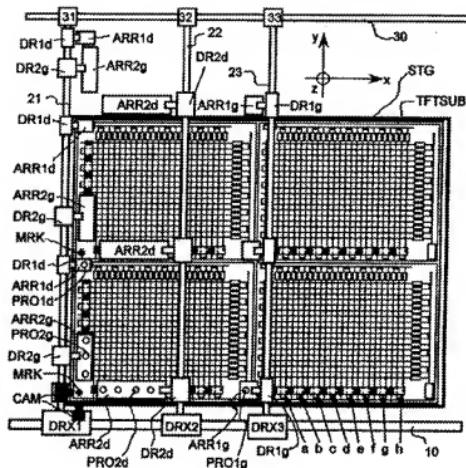


5823

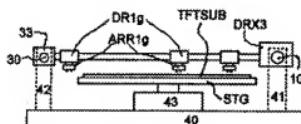


50824

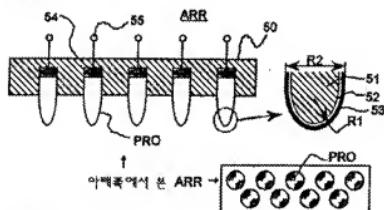
(a)



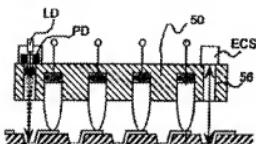
(b)



도면26

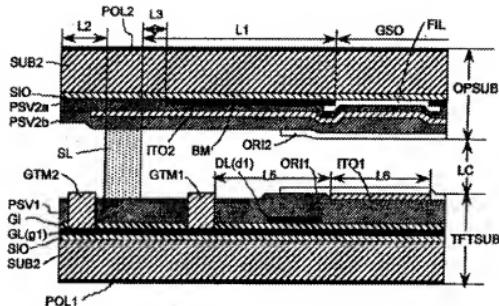


도면26



도면27

(A)

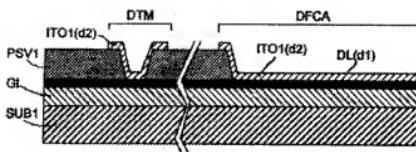


(B)

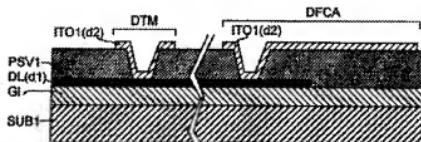


도면28

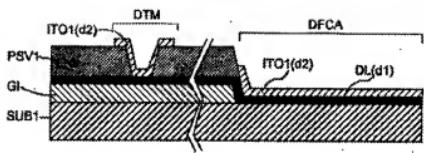
(A)



(B)

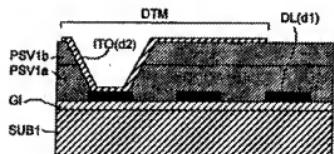


(C)

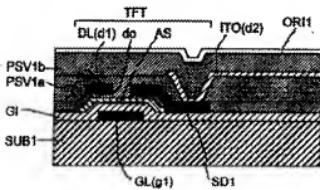


EPC29

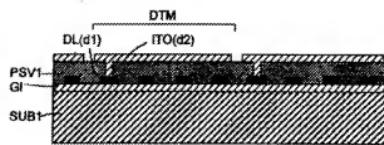
(A)



(B)

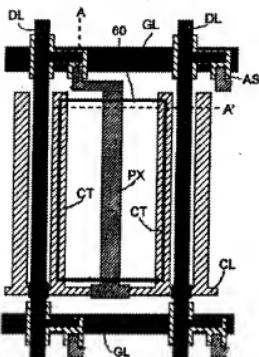


EPC30

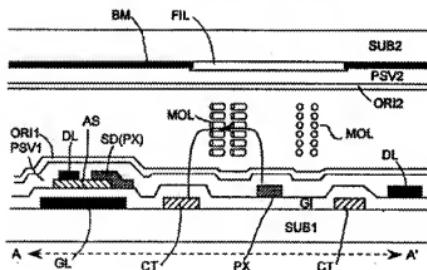


图B31

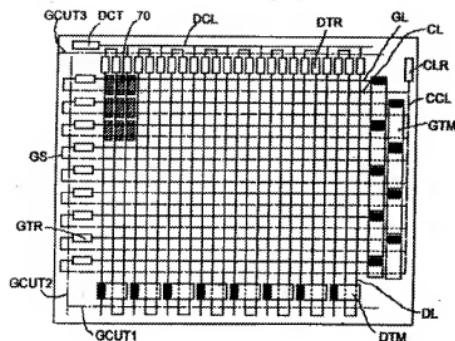
(A)



(B)

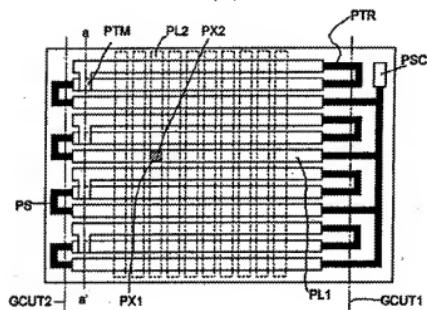


图B32

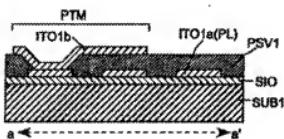


도면33

(A)

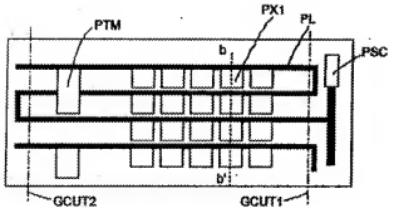


(B)



도면34

(A)



(B)

